

1. 研究背景

近年, LSI の性能向上に伴い微細化, 集積化がなされ, MOSFET のゲート絶縁膜の薄膜化が進んでいる. ゲート絶縁膜には, 一般的にシリコン酸化膜(SiO₂)が用いられているが, 絶縁膜厚が数 nm 以下になると直接トンネル効果によるリーク電流が増大し, 消費電力の増大によりデバイスの信頼性低下が問題となるため, 更なる薄膜化は困難である. そのため, SiO₂に代わる新規の絶縁材料である高誘電率絶縁材料(high-k)の研究が進んでいる. high-k 絶縁膜を用いると, 絶縁膜厚を SiO₂より厚くしても MOSFET の性能を保持できるため, リーク電流の抑制に大きな期待ができる. 現在, 実現可能な high-k 材料として Hf 系材料が最も盛んに研究されている. Hf 系材料は SiO₂の約 6 倍の比誘電率を有し, また高い熱的安定性などの理由により, SiO₂膜に代わるゲート絶縁膜として注目されている. しかし一般的に high-k 絶縁膜は, 熱酸化膜に比べて界面特性が劣ることが知られており, 実用化に向けた問題点の一つとなっている. これを解決する策として, Si 基板との界面特性が良好な下地膜を導入する方法がある. 一般に下地膜には SiO₂が用いられているが, high-k 膜の電気的特性改善のために行う製膜後の熱処理の際に, 界面が再酸化してしまい絶縁膜の誘電率が低下するという問題点がある. そこで我々は, SiO₂よりも高誘電率, 耐酸化性を有するシリコン窒化膜 (SiN) ないしはシリコン酸窒化膜 (SiON) の下地膜としての応用について着目した. SiN 膜の製膜プロセスとして, 熱 CVD 法, プラズマ CVD 法などが一般的である. しかし, 高温による不純物の拡散や基板の反り, プラズマによる基板への損傷という問題が考えられる. 一方, 我々はこれまでに, 紫外線励起プロセスを用いて低温で SiON 膜が製膜可能であることを報告した[1]. 紫外線励起プロセスは低温プロセスであり, かつ励起子がフォトンであるため, 基板へのダメージが少なく, また界面特性が良好である特徴がある.

本研究では, 減圧酸素雰囲気急速酸化法(RTO)により製膜した SiO₂ 膜, 光励起プロセスを用いて作製した SiON 膜, および LPCVD 法を用いて作製した SiN 膜を HfO₂ 下地膜として用いることによる電気的特性の改善について検討を行った.

2. 実験方法

図 1 に素子作製条件を示す. p 形 Si 基板 (面方位(100), 抵抗率 2~6 Ω cm) を RCA 洗浄し, 下地膜として RTO 法を用いた SiO₂膜, LPCVD 法を用いた SiN 膜, ないしは光励起プロセスを用いた SiON 膜を製膜した. 下地膜製膜後に, TEMAH (テトラキス・エチルメチルアミノハフニウム) および O₂ を反応ガスとした MOCVD 法を用いて HfO₂ を製膜した. なお, 各絶縁膜厚はエリプソメトリ法を用いて評価した. 絶縁膜製膜後, ゲート電極として直径 300μm の Al 電極を真空蒸着法により作製する事により MIS 構造を作製した. 作製された素子に対し, 絶縁膜リーク電流特性および容量-電圧特性の測定を行い, 電気的特性の評価を行った.

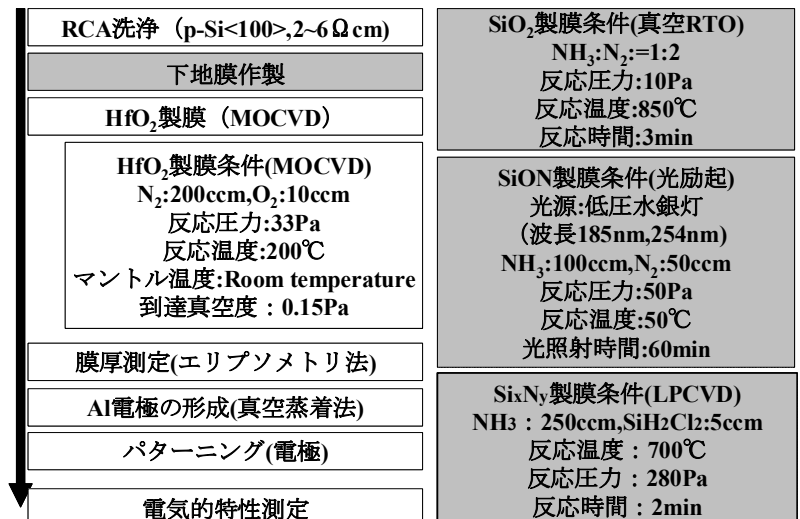


図 1 作製条件

3. 結果

図2に下地膜(SiON, SiN, SiO₂)を有する構造(HfO₂/下地膜/Si)と、下地膜なしの構造(HfO₂/Si)の絶縁膜リーク電流特性を示す。また、各絶縁膜の光学膜厚(エリプソメータにより評価)も図中に示す。なお、SiO₂膜厚は2.4nm, SiON膜厚は2.4nm, SiN膜厚は5.4nmであった。結果より、下地膜を用いる事でリーク電流の抑制が可能であることがわかる。これは、各下地膜の禁制帯幅がHfO₂に比べ大きいことに起因する。また特に低電界領域において、下地膜にSiONやSiO₂を用いた場合に、リーク電流の抑制が顕著になることがわかった。

図3にHfO₂/Si構造の容量-電圧特性を示す。この試料では、ゲート電圧V_g<-3Vの領域において容量の低下が確認された。この現象は、印加電圧の増加に伴う絶縁膜リーク電流の増加によるものと考えられる。測定周波数を高くすることにより最大容量値(C_{max})が減少することが確認できるが、これはMOS構造の直列抵抗によるものである。また、容量遷移領域において容量の測定周波数による容量の変化が観測される。これは、その周波数に応答できる界面準位が存在していることを示す。

図4にSiO₂膜とSiON膜を下地膜とした場合の容量-電圧特性の容量遷移領域を示す。なお、容量を最大容量で正規化し、遷移領域の変化を評価した。SiO₂を下地膜に用いることにより容量の立ち上がりが急峻になることがわかった。SiON膜を用いた場合、測定周波数に対する容量の変化も抑制できることがわかった。これらは、下地膜により界面準位密度が減少したことを示す。一方、SiO₂膜を用いた場合では容量の遷移領域が負方向にシフトしていることがわかる。これは、絶縁膜中の固定正電荷が増加したことを示す。

表1に各構造の測定周波数100kHzにおける最大容量値、およびその値と光学膜厚から評価した絶縁膜の比誘電率を示す。今回の実験では、下地膜の膜厚をHfO₂膜の20%程度として試料を作製したが、下地膜なし、SiONを下地膜に用いた場合では大きなリーク電流により、正確な最大容量値の評価が困難だった。そこで、測定データ中の最大容量値を用いて評価した(括弧付きで示す)。

SiO₂, SiNを下地膜に用いた場合の誘電率は下地膜なしに比べ大きくなった。誘電率の評価について再検討が必要だが、本実験では下地膜によって誘電率の大幅な減少は確認されなかった。

4. まとめ

RTOで作製したSiO₂や光励起プロセスを用いて作製したSiON膜、およびLPCVD法を用いて作製したSiN膜をHfO₂下地膜として用いることによる電気的特性の改善について検討を行った。その結果、SiON膜を下地膜とすることにより、絶縁膜リーク電流特性、界面準位密度を共に低減可能であることがわかった。

5. 参考文献

[1]稲野正 平成17年度 修士論文 “光励起プロセスによるシリコン窒化薄膜作製の研究”

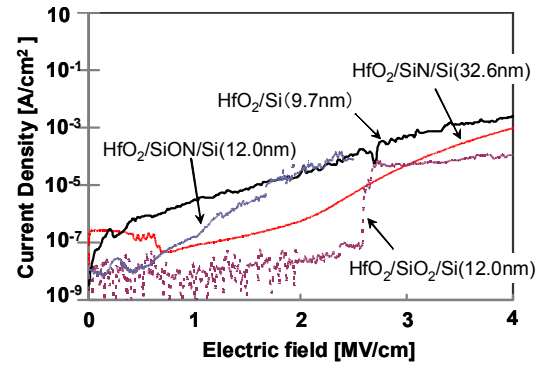


図2 リーク電流特性

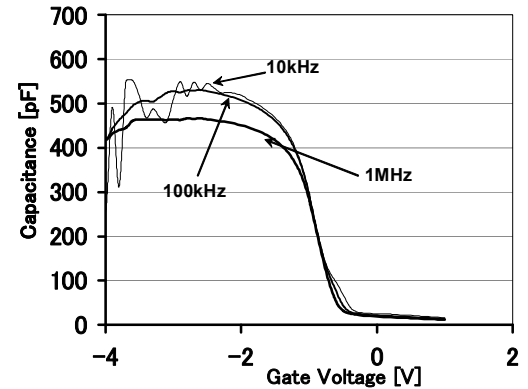


図3 容量-電圧特性(下地膜なし)

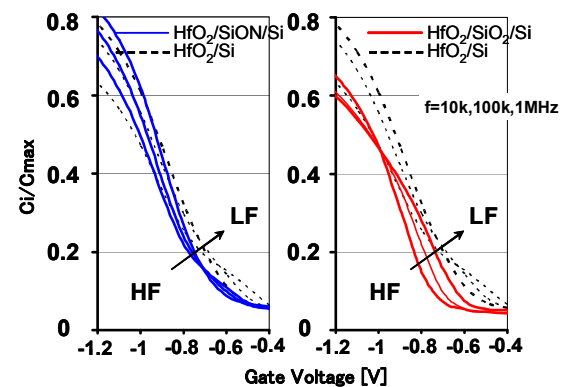


図4 容量遷移領域の下地膜による変化

表1 各構造の最大容量値及び比誘電率

	下地膜なし	下地膜 SiO ₂	下地膜 SiON	下地膜 SiN
C _{max} [pF]	(540)	820	(500)	220
比誘電率	(8.9)	12	(8.7)	9.5