

高圧水蒸気雰囲気中で成膜した陽極酸化膜に対する熱処理効果

Thermal Annealing Effects on Anodic Oxide Films fabricated in High-Pressure Steam

○梁成晨¹, 高橋芳浩²*Chengchen Liang¹, Yoshihiro Takahashi²

Abstract: The thermal annealing effects on electric characteristics of MOS structure using anodized film formed by high-pressure steam was investigated. It was found that the slope of C-V characteristic could be closed to theoretical curve and leakage current could be suppressed by annealing.

1. 序論

シリコン酸化膜はトランジスタのゲート絶縁膜や層間絶縁膜のみでなく、微小機械システムにおける絶縁膜としても多用される。一般的な熱酸化法では 1000°C 程度の温度が必要となるが、酸化前に使用できる材料が酸化温度に耐える材料に限定されてしまうため、酸化温度の低温化が求められる。

我々はこれまでに、陽極酸化を用いた低温化について検討を進めた結果、室温の純水中で対向させた Si 基板間に電流を流すことにより、シリコン酸化膜の成膜が可能であることを確認した。ただし、膜質は熱酸化膜に劣ること、その原因として膜中の残留水分が挙げられることも確認した。更に、高圧水蒸気中でも陽極酸化が可能であり、その膜質は純水中で成膜した酸化膜よりも膜質が改善できることも確認した。そこで、本研究では更なる膜質改善を目的に、高圧水蒸気で成膜した陽極酸化膜の熱処理が、電気的特性に及ぼす影響について検討した。

2. 実験方法

p 型 Si 基板（面方位 <100>，抵抗率 1~10Ωcm）を RCA 洗浄し，Fig.1 に示す高圧水蒸気中陽極酸化装置を使用し，基板間隔 1mm，水蒸気圧力 1MPa，電圧 900V，時間 20min の条件で酸化膜を成膜した。エリプソメトリ法で酸化膜厚を測定後，酸化膜上に直径 300μm の Al 電極を真空蒸着することにより MOS 構造を作製した。作製された MOS 構造に対して，RTA (Rapid Thermal Annealing) 装置を用いて，同一試料に対して 10Pa の窒素雰囲気中で 100, 200, 300, 400°C の熱処理を，各温度で 30min 実施し，各熱処理後の電気的特性を測定した。

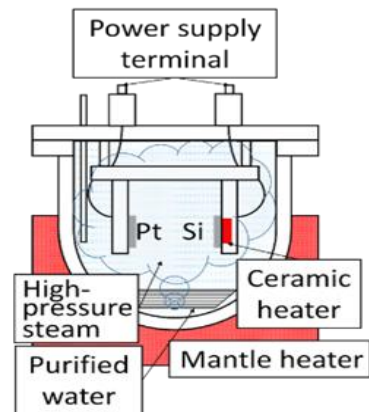


Figure 1. Anodic oxidation system

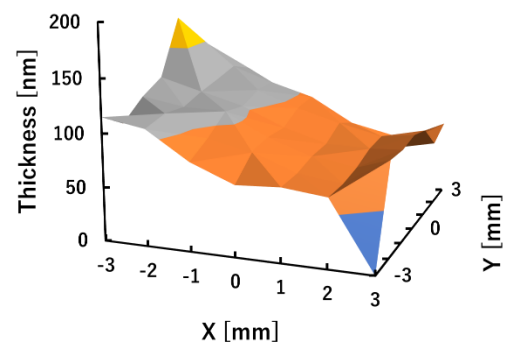


Figure 2. Thickness distribution of anodic oxide film.

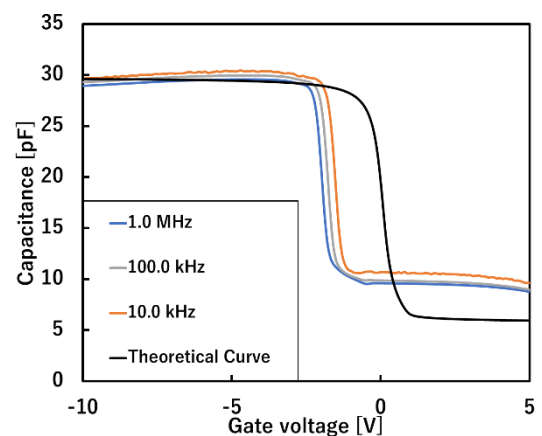


Figure 3. C-V characteristics of MOS structure before annealing

3. 結果および考察

Fig. 2 に膜厚分布を示す. 平均膜厚は 92.5 nm であったが, 場所により膜厚が大きく変動していることを確認した.

Fig. 3 に熱処理前の容量-電圧 (C-V) 特性測定結果を示す. 純水中で製膜した陽極酸化膜では, 蓄積領域 (負のゲート電圧領域) において, 容量が周波数に対して大きく変化するが, 水蒸気中の酸化では, 周波数依存性が抑制できることを確認した. ただし, 容量遷移領域の傾きが理論値よりも急峻になっていることがわかった. これは, 時定数の小さな界面準位が高密度に存在することが原因であると考えられる. Fig. 4 に 400°Cの熱処理後における C-V 特性を示す. 熱処理により, 蓄積容量の周波数に対する変化が更に抑えられること, 容量遷移領域の傾きが理論値に近づくことがわかった. これは, 熱処理により膜中の残留水分が蒸発したこと, 界面準位密度が低下したことが原因と考えている.

Fig.5 には, 測定周波数 1MHz での C-V ヒステリシス特性を示す. 図中, 実線は正から負電圧へ, 点線は負から正電圧へ掃引した結果を示す. 熱処理温度の上昇と共に, 可動イオン型の C-V ヒステリシス幅が徐々に広がることを確認できた, ただし, 負電圧に印加した後の C-V カーブのみが正方向にシフトしており, この原因は現在検討中である.

Fig.6 にリーク電流特性を示す. 結果より処理温度の上昇と共に, 低電界領域におけるリーク電流は徐々に小さくなることが分かる. アニール前と比べ, 400°Cの熱処理によりリーク電流は2桁ほど低下できることを確認した.

4. まとめ

高圧水蒸気で成膜した陽極酸化膜を有する MOS 構造に対する熱処理効果について検討した. その結果, 熱処理により蓄積領域における容量値の周波数依存性が小さくなり, ヒステリシス幅が徐々に広がることを確認できた. また, 低電界領域においてリーク電流は2桁ほどの低下を確認できた. 今後, 熱処理条件 (熱処理の環境ガス, 熱処理時の圧力など) 依存性について評価する予定である.

参考文献

- [1] 八ツ橋 拓真 他: 「水蒸気雰囲気中で交番電圧を印加して成膜した陽極酸化膜の特性評価」, 令和4年度, 日本大学理工学部学術講演会, C-2, 2022.12.1.

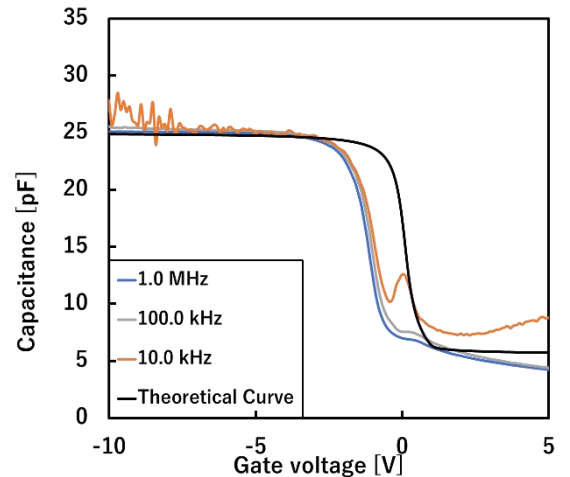


Figure 4. C-V characteristics of MOS capture after annealing at 400°C

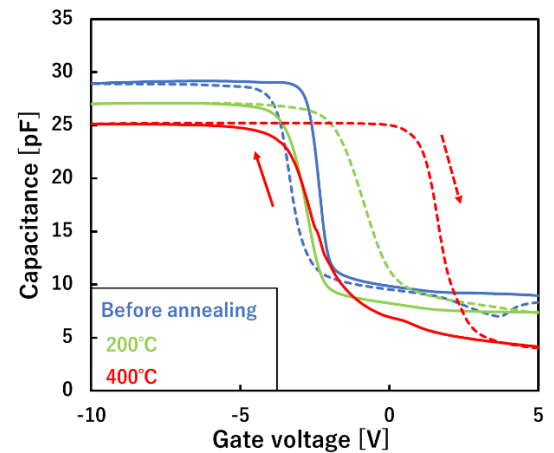


Figure 5. C-V hysteresis characteristics

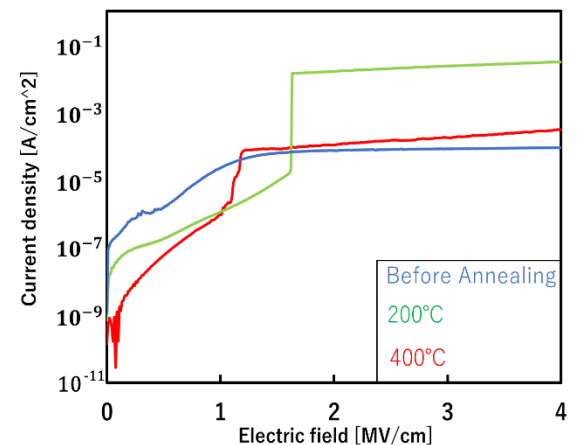


Figure 6. leakage current characteristics