

## 抑制性入力を考慮した能動的状突起モデルの構築 A Construction of Active Hardware Dendrite Model with Inhibitory Input

○大瀧光彦<sup>1</sup> , 関根好文<sup>2</sup>  
\*Mitsuhiko Ootaki<sup>1</sup>, Yoshifumi Sekine<sup>2</sup>

Abstract: For the purpose of construction of the learning model, we pay attention to STDP which is a memory and a basic process of study, and examine the hardware model which may cause STDP. Based on the physiological report that an inhibitory input is required in order to become a Mexican hat type STDP characteristic, we construct an active hardware dendrite model with inhibitory input and examined by simulation. As a result, we make it clear that this model is dendrite hardware model with Mexican hat type STDP characteristics.

### 1. まえがき

生体の脳の神経細胞は、LTP<sup>[1]</sup>や LTD<sup>[2]</sup>などのシナプス可塑性によりシナプス伝達効率が変化することが知られている。このシナプス可塑性については、シナプス前ニューロンからの入力による EPSP( $V_{pre}$ )と、シナプス後ニューロンの樹状突起を逆伝搬する活動電位( $V_{post}$ )の到達タイミングにより、入力を受けたシナプスの伝達効率が変化する STDP(Spike Timing Dependent synaptic Plasticity)が報告されている<sup>[4]</sup>。また、近年 Nishiyama らは、樹状突起基部で抑制性シナプス結合の関与でシナプス入力逆伝搬する活動電位の到達より先に与えられた場合にも LTD が発生すること、すなわちシナプス伝達効率の変化がメキシカンハット型になることを明らかにしている<sup>[5]</sup>。我々は学習ハードウェアモデルを構築する目的で、学習の基礎課程である STDP に着目し、その中でも抑制性シナプス結合を考慮したメキシカンハット型の STDP を誘発可能なハードウェアモデルについて研究を行っている。

本稿では、樹状突起基部に存在する抑制性入力を考慮した能動的樹状突起ハードウェアモデルを構築したので報告する。

### 2. 本論

図 1 に、今回検討を行った抑制性入力を考慮した動的樹状突起ハードウェアモデル(Active Hardware Dendrite Model: 以下  $HDM_A$ )を示す。同図(a)は  $HDM_A$  の回路の概略図を示しており、図中、抑制性入力検出回路としては(b)の回路を用いた。図 1(b)の抑制性入力検出回路は、シフトレジスタとコンパレータで構成し、シフトレジスタにより、入力したパルスを 1 パルス分遅延させ、コンパレータで現在のパルスとシフトレジスタにより遅延させた 1 つ前のパルスと比較し、2 つ

に大きな差がある場合、出力するように構成した。また、抑制性入力検出回路には  $V_{post}$  を入力した。これにより、抑制性シナプスによって  $V_{post}$  が抑制された場合を検出し、 $M_2$  のゲート電圧を増加させる方法にした。

図 2 に図 1(a)の  $HDM_A$  の活動電位の振幅特性の一例を示す。図中、横軸は時間、縦軸は振幅  $V_m$  を示している。図 2(a)は  $V_{post}$ 、抑制性入力  $V_{is}$  を入力した場合の振幅特性であり、同図は、抑制性入力を行った場合に、

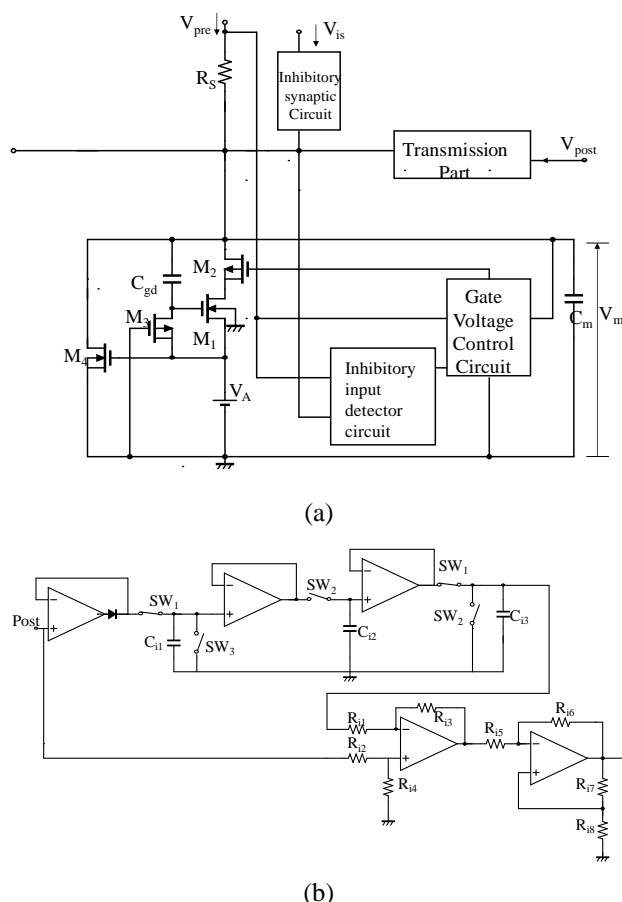
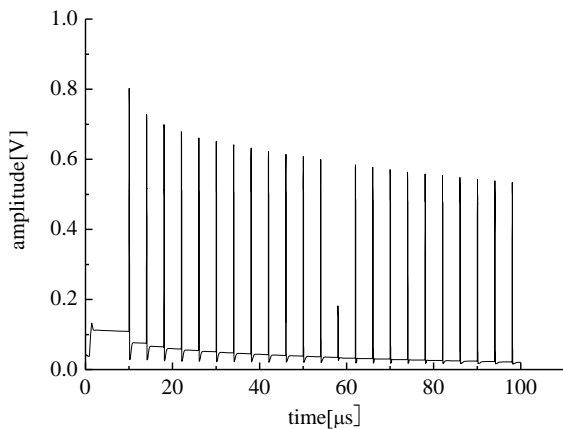


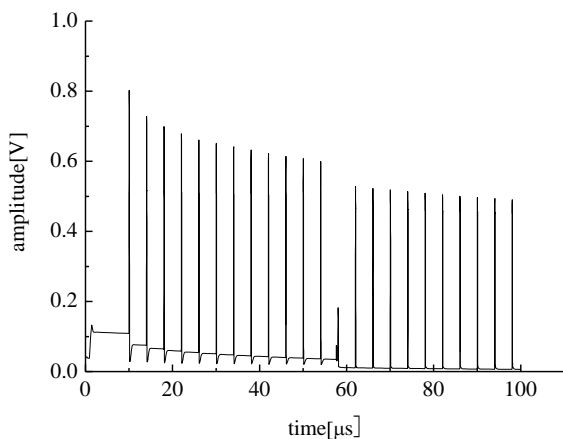
Figure 1. The  $HDM_A$  with inhibitory input.

$V_m$  が抑制され活動電位が急激に減少することを示している. 図 2(b)は,  $V_{pre}$ ,  $V_{post}$ ,  $V_{is}$  を入力した場合の振幅特性を示している. 同図は抑制性入力検出回路により, 急激に  $V_m$  が減少した場所を検出し,  $V_{pre} \rightarrow V_{post}$  の順にパルスを与えた場合であるが, 活動電位の振幅が減衰し, LTD に相当する特性が得られることを示している.

図 3 に, 樹状突起基部での STDP 特性の一例を示す. 図中, 横軸は  $V_{pre}$  が到達する時間を  $t_{pre}$ ,  $V_{post}$  が到達する時間を  $t_{post}$  とした場合,  $t_{pre}$  と  $t_{post}$  の時間差  $\Delta t$  を示しており, 縦軸は  $V_m$  を Pre 端子に入力がない状態の振幅  $V_{m.0}$  で正規化した値を示している. 同図は,  $V_{pre} \rightarrow V_{post}$  の順の場合には LTP および LTD を誘発し,  $V_{post} \rightarrow V_{pre}$  の順の場合には LTD を誘発することを示しており, 生理学実験で報告されたメキシカンハット型 STDP 特性に相当する特性が得られることを明らかにした.



(a)



(b)

Figure 2. An example of the activity potential when considering inhibitory input.

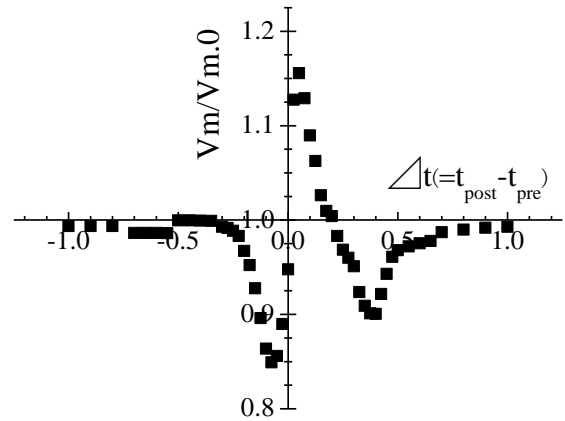


Figure 3. The characteristic of STDP.

### 3. まとめ

今回, 樹状突起基部に存在する抑制性入力を考慮した能動的樹状突起ハードウェアモデルを構築し, 本モデルが有する STDP 特性をシミュレーションにより検討を行った. その結果, 本モデルが, EPSP と樹状突起を逆伝搬する活動電位の到達タイミングにより, LTP・LTD を誘発し, また, 抑制性入力により STDP 特性が生理学実験で報告されているメキシカンハット型の特性をも示せることを明らかにした.

今後, 本モデルを用い, 樹状突起の位置による STDP 特性の変化について検討する予定である.

### 4. 参考文献

- [1] F. Delcomyn: "Foundations of Neurobiology", W. H. Freeman and Company, 1998.
- [2] T.V.P. Bliss and T. Lomo: "Long-lasting potentiation of synaptic transmission in the dentate area of the anaesthetized rabbit following stimulation of the perforant path", J.Physiol, 232, 331-356, 1973.
- [3] M. Ito, et al: "Climbing fiber induced depression of both mossy fiber responsiveness and glutamate sensitivity of cerebellar Purkinje cells", J.Physiol, 324, 113-134, 1982.
- [4] G. Bi and M. Poo: "Synaptic modifications in cultured hippocampal neurons: dependence on spike timing, synaptic strength, and postsynaptic cell type", The Journal of Neuroscience, 18, 10464-10472 1998.
- [5] Nishiyama.M, Hong K, Mikoshiba K, Poo M-m, and Kato K: "Calcium stores regulate the polarity and input specificity of synaptic modification", nature, vol48, 584-588, 2000.