

M-42

## 純水中での陽極酸化法におけるプロセス方法の改善

### The improvement in process technique of anodic oxidation in pure water

○山崎雄大<sup>1</sup>, 張義淳<sup>2</sup>, 安井良平<sup>2</sup>, 高橋芳浩<sup>3</sup>Yudai Yamazaki<sup>1</sup>, Chang Euisoon<sup>1</sup>, Ryohei Yasui<sup>2</sup>, Yoshihiro Takahashi<sup>3</sup>

Abstract: We tried the anodic oxidation in streaming pure water for preventing impurity contamination to the water. The resistivity of pure water could be kept over 14MΩcm during oxidation process using streaming water. Moreover, the densities of fixed charge and charge traps in the SiO<sub>2</sub> film were less than that in the film fabricated in stationary water.

#### 1. はじめに

シリコン酸化膜は、半導体や精密機械の分野において欠かせない材料の1つである。LSIにおけるトランジスタのゲート絶縁膜として一般的に熱酸化法が用いられている。熱酸化法によって作製したシリコン酸化膜は界面特性や電気的特性に優れているが、高温(約 1000°C)プロセスのため、不純物の再拡散や基板の反り、酸化膜成膜前のプロセス制限などの問題点がある。そこで、室温で成膜が可能な低温プロセスである陽極酸化法に注目した。ただし陽極酸化法は、熱酸化法と比べて電気的特性、界面特性に劣るという欠点を持つ。

これまで我々は、純水中でのシリコン基板に対する陽極酸化において、その膜厚は総電荷量(陽極酸化電流積分値)に比例することを確認している。また、成膜した膜には水分や可動イオンが存在していることも確認している。これまでの実験では、図1の様に純水中で電界を印加しシリコン酸化膜を成膜していた。この場合、時間経過と共に純水の抵抗率が減少し、プロセス電流が増加することが確認されている。そこで今回、陽極酸化膜の特性改善を目的に、図2の装置により純水を常に流入させ、高純度に保つことによって作製された膜の特性の評価を行った。

#### 2. 実験方法

基板には p-Si(面方位<100>, 抵抗率  $\rho=1\sim 10\Omega\text{cm}$ )を使用し、図1および図2に示した装置を用いて静止水、流水中で印加電圧 500V, 総電荷量 500mC の条件において酸化を行った。なお、純水採水時の抵抗率は約 18MΩcm であった。また、流水中でのプロセスでは、約 1 l/min の流水量で実験を行った。その後、エリプソメータにより酸化膜の膜厚を測定した後、直径 300  $\mu\text{m}$  のアルミニウム電極を真空蒸着することにより MOS 構造を作製し、電気的特性を測定・評価した。

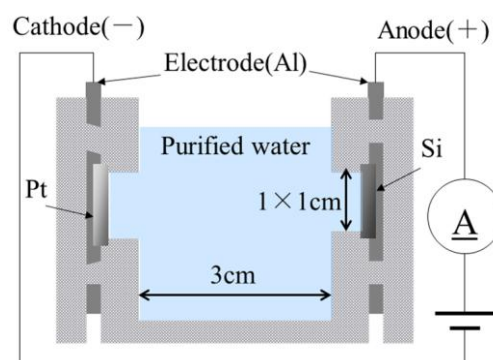


Figure 1. Anodic oxidation system in stationary pure water

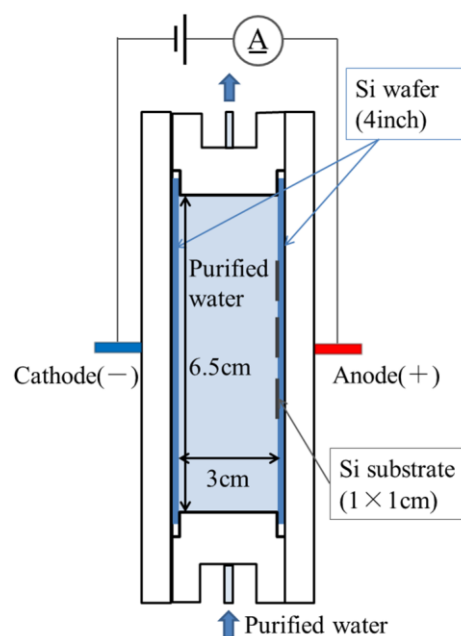


Figure 2. Anodic oxidation system in streaming pure water

Table 1. Film thickness and refractive index

pure water	thickness	$n$
stationary	224 Å	1.64
streaming	88 Å	1.20

3. 結果・考察

エリプソメータによる膜厚及び屈折率の測定結果を表 1 に示す。また、図 3 にプロセス時間に対する純水中の電流密度の変化を示す。これより、流水中で作製した基板 (1×1cm) における通過電荷量を算出すると、15.1mC となり静止純水中での基板における通過電荷量 500mC に対して 1/30 程度であるにも関わらず、流水中で成膜した酸化膜厚は静止水中の 1/2.5 程度であった。これは、単位電荷量に対する成膜レートがプロセスに大きく依存することを示す。また、静止水中でのプロセスでは、純水が大気中に接し不純物が混入することによって純水抵抗率が 2.28 から 0.64 MΩcm に減少した。一方、流純水中では 14.0MΩcm 以上の抵抗率を維持出来ていた。

次に、図 4 にリーク電流特性を示す。プロセスによる絶縁性の大きな違いは確認できなかった。

図 5 に最大値で正規化した C-V 特性を示す。静止水中で作製した素子の C-V 曲線に比べ、流水中において作製した素子の曲線は電圧軸正方向にシフトすることがわかった。固定正電荷密度を評価した結果、プロセス改善によりほぼ 1/2 程度となり、流水中で作製することにより膜中の固定正電荷密度を減少可能であることが分かった。

図 6 に C-V ヒステリシス特性を示す(最大値で正規化)。どちらの試料においても大きな負電圧を印加すると、C-V 曲線が負方向にシフトすることがわかる。このことから酸化膜トラップ電荷が存在していることが確認できる。ただし、流水中で作製した試料のヒステリシス幅は、静止水の結果の 1/4 程度となっており、流水を用いたプロセスにより酸化膜中の電荷トラップ密度も抑制可能であることがわかった。

4. まとめ

陽極酸化法で用いている純水を常に流入させ、成膜したシリコン酸化膜では、絶縁性に大きな変化は見られなかったが、固定正電荷密度と酸化膜中の電荷トラップ密度を低減可能であることを確認することが出来た。これは、プロセス中の純水中への不純物混入を防止した為であると考えられる。

5. 参考文献

[1] 新垣 久：平成 16 年度 日本大学院理工学研究科 電子工学専攻 修士論文  
 [2] S.M. Sze : 「Physics of Semiconductor Devices」, 1969 年

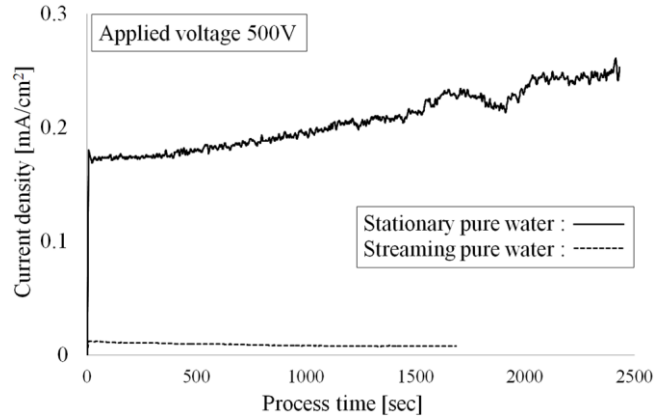


Figure 3. Process current density

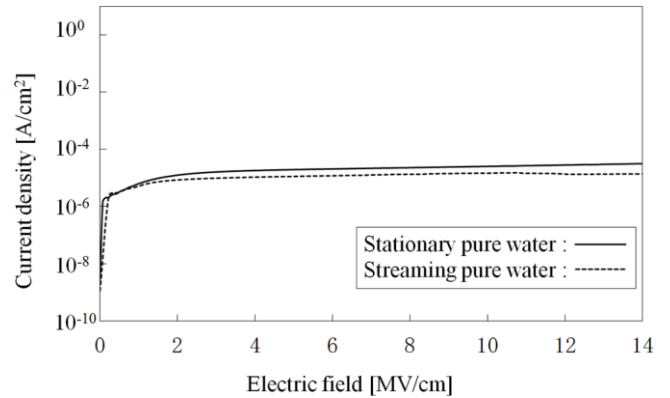


Figure 4. Leakage current properties

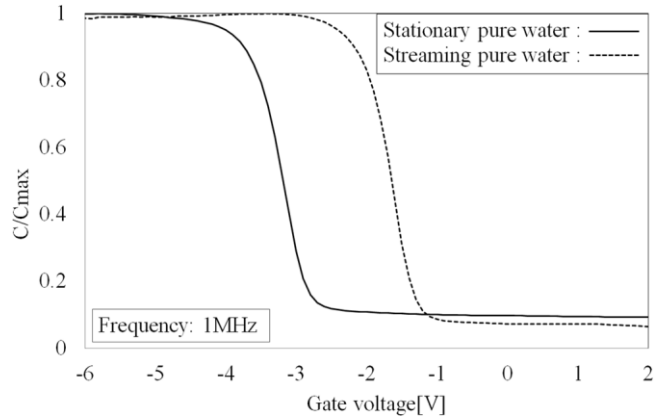


Figure 5. C-V properties

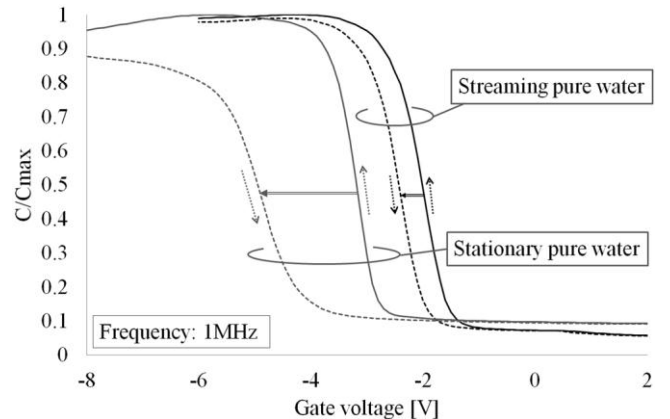


Figure 6. C-V Hysteresis properties