

Si基板上に面内配置されたSiO₂/Sn膜のEL発光

Electroluminescence emission from patterned SiO₂/Sn structure on Si substrate

○秋山和也¹, 滝島正博¹, 大谷捷², 遠山大地², 高橋芳浩³

* Kazuya Akiyama¹, Masahiro Takishima¹, Sho Otani², Daichi Toyama², Yoshihiro Takahashi³

Abstract : Electroluminescence emission from SiO₂-Sn structure has been investigated. Electroluminescence emission was observed from patterned SiO₂/Sn structure with heat treatment. This light emission was emitted mainly from the vicinity of SiO₂/Sn interface. Emission intensity increased with the film thickness of Sn.

1. 研究背景

現在用いられている主な発光素子は化合物半導体であり, GaN(窒化ガリウム), GaAs(ガリウムヒ素), InP(インジウム燐)等が挙げられる. これらの化合物半導体は, 発光効率が良いが, 希少金属を用いているため高価であり, さらに有害物質を含んでいる. また, 結晶の欠陥が多いことから歩留まりが悪い, プロセス技術が困難であることが挙げられ, 高集積化が困難である. ここで, 無害かつ資源豊富で安価であるSiを用いた発光素子を作製することができれば, 発光素子と電子機能素子を融合した光電子集積回路が実現し, 電子デバイスの更なる高速化, 集積化が期待できる.

これまでに SiO/Sn/SiO₂ 積層構造に熱処理を行い, Sn を拡散させることで PL(Photoluminescence)発光が観測できることが確認されている[1]. しかし, このような構造では, Sn の凝集により PL 発光は場所によってバラツキが生じ, デバイスとしては扱いづらいものとなる. また, 絶縁膜中への Sn の拡散による発光体の形成であるため, EL(Electroluminescence)発光の観測は難しいと考えられる. そこで我々は, 図3のように Sn 膜をパターンニングし, 大きな凝集を抑えることで EL 発光の観測に成功した. 本研究では, さらに発光強度の増大のため, 図3における SiO₂ 膜, Sn 膜の接触面積を増加させ, 発光特性および電気的特性の評価を行った.

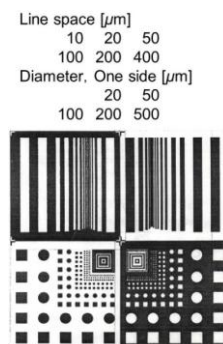
2. 実験方法

図1に素子作製手順および評価方法を示す. 基板には n 形 Si (2.5~3.5 Ω · cm, 面方位<100>)を使用した. RCA 洗浄後, Wet 酸化法により SiO₂膜を 350~650 nm 製膜した. 次に, 図2(a)のフォトマスクを用いて, SiO₂膜のリソグラフィを行った後に, 抵抗加熱型真空蒸着法により Sn 膜を 300~600 nm 製膜し, リフトオフ法によって Sn 膜のパターンを形成した. 製膜後, RTP (Rapid Thermal Processing)装置により大気圧 N₂ 雰囲気中にて 900 °C, 5 min (熱処理温度到達時間: 40 sec) の熱処理を行った. 次に, リフトオフ法によって ITO 膜のパターンニングを行い, Si 基板裏面には抵抗加熱型真空蒸着法により Al 膜を製膜した. 素子構造 (断面図) を図3に示す.

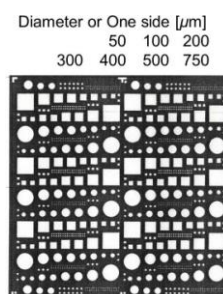
作製した素子に対してエリプソメータによる膜厚測定, PL 法による発光スペクトル測定を行った. PL の励起光源には波長 325nm の He-Cd レーザを用い, CCD を検出器とする分光器により発光波長分析を行った. また, 電流特性測定による絶縁性評価および EL 発光の観測を行った.



Figure1. Process flow



(a) Sn pattern



(b) ITO pattern

Figure2. Photomask pattern

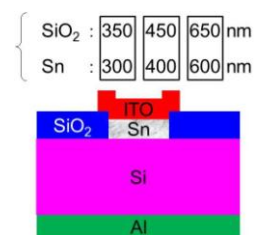


Figure3. Cross section of device structure

3. 測定結果

・ PL 特性

Sn 膜厚を 300 nm, 400 nm, 600 nm としたときの PL 特性を図4に示す. 結果より, 900°Cで熱処理を行うことで, 波長約 600 nm をピークとする発光スペクトルが観測された. SiO₂/Sn/SiO₂積層構造にて確認された約 400 nm をピークとするスペクトルは観測されなかったが, 約 600 nm の発光強度は非常に強いものが観測された. 同時に, 発光体の形成が確認できた. ここで, 波長約 600 nm の発光起源は SnO_xによるもの, 波長約 400 nm の発光起源は Sn によって酸化膜中に形成された不純物準位によるものと考えられている. また, Sn 膜厚の増加に伴い, 波長約 600 nm をピークとする発光強度の大きな増加が見られた. これは, Sn 膜厚を増加させることで Sn-SiO₂ 界面付近および Sn 面内に形成される SnO_xが増加したためと考えられる.

・ 電気的特性

Sn 膜上に製膜した ITO 電極(正方形パターン一辺 300 μm)における電流密度-電界特性を図 5 に示す. Sn 膜厚 300 nm, 400 nm では低電界にて良好な導電性が得られたのに対し, 600 nm では導電性の低下がみられる. このデバイスに対し, 電流密度 22 A/cm²程度の電流を流すと, Sn-SiO₂ 界面付近および Sn 面内にオレンジ色に発光する部位が顕微鏡にて観測された(図 7). これは, 熱処理後に SiO₂-Sn 界面付近および Sn 膜内に形成された発光体へキャリア注入が行われたことによる EL 発光であると考えられる. そして, Sn-SiO₂ 界面付近での発光が強く見られることから, Sn-SiO₂ の相互拡散による発光体の形成が主であり, 効率よくキャリア注入されていることがいえる. さらに, 図 7 より ITO 電極下以外でも発光が確認され, それが Sn-SiO₂ 界面付近に多く見られることから, Sn-SiO₂ 界面付近は他部よりも高い導電性を有していることが考えられる. また, Sn 膜厚を増加させ Sn-SiO₂ 界面の接触面積を増加させた結果, より強い EL 発光を示すことが確認された.

4. まとめ

SiO₂-Sn の接触面積を増加することによって波長約 600 nm をピークとする PL 発光強度の増大が確認された. また, Sn 膜厚を 600 nm 程度に厚くしても, 導電性の低下が見られるものの SiO₂-Sn 界面付近に形成された発光体へのキャリア注入が可能であり, より強い EL 発光を観測することができた. そして, ITO 電極下以外の Sn-SiO₂ 界面付近にも EL 発光が観測されたことから, Sn-SiO₂ 界面付近は他部に比べ高い導電性を有していることが考えられる.

5. 参考文献

[1] 五十嵐 健太郎:平成 20 年度 日本大学院理工学研究科 修士論文

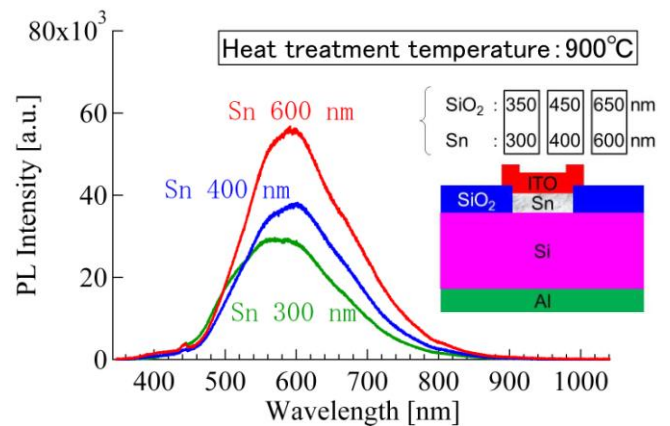


Figure4. PL characteristic

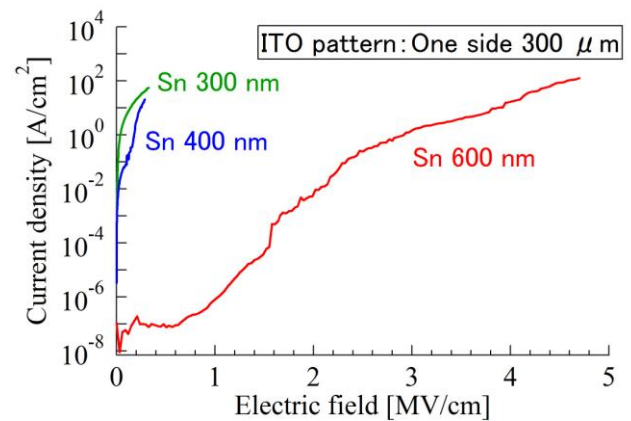


Figure5. Conduction characteristic

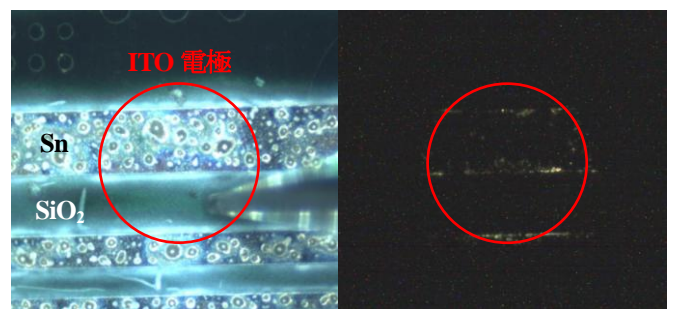


Figure6.
Surface structure

Figure7.
Light emission