

M-14

セルラニューラルネットワークを用いた連想記憶モデルに対する一検討

A Study on Associative Memory Model using Cellular Neural Network

○眞下祐一¹, 佐伯勝敏², 関根好文²

*Yuichi Mashimo¹, Katsutoshi Saeki², Yoshifumi Sekine²

Abstract: The latest research considers the LSI implementation of neural network models and their engineering application. We proposed separately-excited cell body model with input unit that converts the total current into a negative differential resistivity to consider the application of ANN.

In this paper, we configure the associative memory model using the cellular neural network which neuron models combine another neuron models in the neighborhood distance. As a result, we clarify that it is able to recall the learned information when it is reduced the number of synaptic models.

1. まえがき

近年、神経回路網モデルの LSI 実装に関する研究が進められている^[1]. 脳はニューロンとシナプスで構成される複雑な神経結合ネットワークにより優れた情報処理を行うことができ、連想記憶や画像・音声認識等を可能としている. 脳の情報処理機構において、シナプスの結合強度が時々刻々と変化するシナプス可塑性が重要な要素であると報告されている^[2].

先に我々は、前ニューロン・後ニューロンの発振時間差に依存して結合強度が変化する Spike Timing Dependent synaptic Plasticity(以下 STDP)^[3]を基に、全相互結合型ネットワークを用いた連想記憶モデルを構築した^[4]. 本モデルは LSI 化を考慮した場合、ニューロン数が増加するにつれてシナプス数が膨大となり配線が複雑となるため、よりシンプルな構成が望まれる.

本稿では、各ニューロンモデル^[5]の近傍距離内に存在するニューロンモデルに対してのみシナプスモデルで結合するセルラニューラルネットワーク(以下 CNN)を用いた連想記憶モデルについて検討を行ったので報告する.

2. 本論

〈2・1〉ニューロンモデル

Fig.1 に ANN を構築する要素の 1 つであるニューロンモデルを示す. 同図は、入力信号を総和し負性微分抵抗値に変換可能な入力部と、生体のニューロンが出力する電気パルスを模倣した信号を発振できる出力部で構成している. 図中、 Λ 形負性抵抗素子である \mathcal{R}_i と \mathcal{R}_o 、静的なバイアスを得るための M_D 、漏れ抵抗 M_R 、バイアスの変動を補助するための M_C 、カレントミラーの電流参照源となる M_M 、一次遅れ用キャパシタ C_d 、

Λ 形負性抵抗素子に動的なバイアスを与えるためのキャパシタ C_g 、生体の膜容量に相当するキャパシタ C_m としている. \mathcal{R}_i と \mathcal{R}_o は並列接続しており、出力 V_{out} は膜容量 C_m から得ることが可能である.

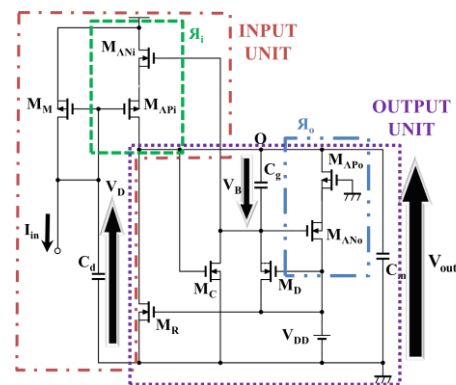


Fig.1 Neuron model.

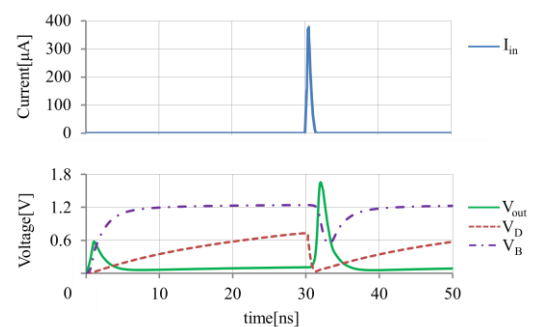


Fig.2 Simulation results of neuron model.

Fig.2 にニューロンモデルのシミュレーション結果を示す. 図中、横軸は時間、縦軸は上段が電流、下段が電圧を示している. 同図より、入力信号 I_{in} を入力すると、キャパシタ C_d に蓄積した電荷を引き抜くことで V_D を減少させることができ、 M_{Ap_i} がドライブする. このとき、出力部においてキャパシタ C_g に電荷が蓄積さ

1 : 日大理工・院(前)・電子 2 : 日大理工・教員・子情

れ V_B が十分に大きくなっている場合, M_{APo} もドライブし Λ 形負性抵抗素子 R_f が動作する. すると電源から R_f を通して出力部に電流を供給することができるようになり, 発振を促すことが可能となる.

〈2・2〉 連想記憶モデル

Fig.3に今回提案する連想記憶モデルのネットワーク構成を示す. 図中, Cell A~Cell Iはニューロンモデル, $V_{stimA} \sim V_{stimI}$ は各 Cell に対する入力信号を表している. 本連想記憶モデルは9個のCellを用いたネットワークとしており, STDPを基に非対称の時間窓特性を示すシナプス可塑性をモデル化している. 同図は各Cellが結合する近傍距離を定め, その距離内に存在するCellに対してシナプスモデルを用いて接続するCNNを構成した. 今回, 隣り合ったCellに対して結合し, 連想記憶モデルを構築した.

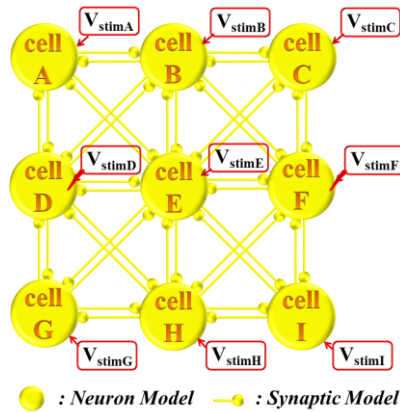


Fig.3 CNN.

Fig.4に想起時における各Cellの応答特性の一例を示す. 図中, 横軸は時間, 縦軸は電圧を示している. 初期条件として, Cell A~Cell Gに入力信号を与えて学習を行った. 学習後, 入力情報を想起するために, 学習時に入力を与えた一部のCellに信号を加えてシミュレーションを行った. 同図はCell A, Cell D, Cell Eの3つに入力を与えている. その結果, 学習時と同様の出力パターンを得ることが可能であることから, CNNを用いたネットワークにおいても連想記憶モデルが構築可能であることを示している.

Fig.5に連想記憶モデル中におけるCell Dのシミュレーション結果を示す. 図中, 横軸は時間, 縦軸は上段が電流, 下段が電圧を示している. 同図より, 他のCellから入力される信号 I_{in1} , I_{in2} がニューロンモデル中の入力部によって総和され, V_D が減少し, 負性微分抵抗値に変換することで発振を誘発し, 想起が可能となることを示している. このことは, 入力信号を総和し負性

微分抵抗値に変換可能な入力部を付加したニューロンモデルを用いることで, 連想記憶モデルとして動作可能であることを示している.

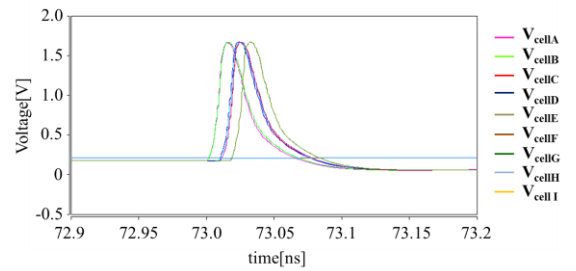


Fig.4 Response characteristics.

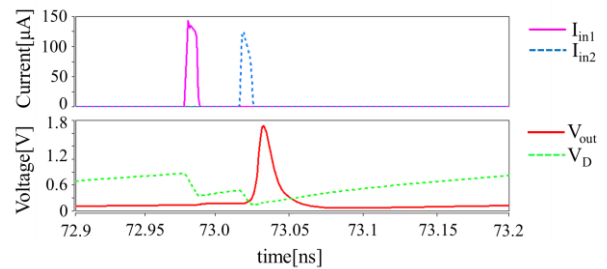


Fig.5 Simulation results of Cell D.

3. まとめ

今回, 脳型情報処理機構のLSI化を考慮して, CNNを用いた連想記憶モデルについて検討を行った. その結果, 入力信号を総和し負性微分抵抗値に変換可能な入力部を付加したニューロンモデルを用いることで, CNNを用いた連想記憶モデルの構築が可能であることを明らかにした.

今後は, VDECを通してIC化を行う予定である.

4. 参考文献

[1]森江隆, 石川聖二, 「知的画像認識技術と脳型 LSI 実装」, 信学誌, Vol.94, No.6, pp.459-463, 2011.
 [2]工藤卓, 林勲, 田口隆久, 「神経細胞とシナプス可塑性」, SOFT, Vol.18 No.3, pp.362-368, 2006.
 [3]G. Bi and M. Poo, “Synaptic modifications in cultured hippocampal neurons, Dependent on spike timing synaptic strength, and postsynaptic Cell Type”, J.Neurosci, 18, pp.10464-10472, 1998.
 [4]眞下祐一, 佐々木芳樹, 佐伯勝敏, 関根好文, 「多値 SRAM を用いた ANN に対する一検討」, 電学電子回路研資, ECT-12-30, pp.59-62, 2012.
 [5]眞下祐一, 佐伯勝敏, 関根好文, 「ロバスト性を有するパルス形ハードウェアニューロンモデルに対する一検討」, 電学電子回路研資, ECT-12-079, 2012(発表予定).