M-10

階層型ニューラルネットワーク用の STDP 特性を誘発可能な電子回路モデルの開発

Development of Electronic Circuit Model Capable of Inducing STDP-Like Characteristics for Hierarchical Neural Networks

○阿部水樹[1]，　高藤美泉[2]，　内木場文男[2]，　齊藤健[2]
*Mizuki Abe[1], Minami Takato[2], Fumio Uchikoba[2], Ken Saito[2]

Abstract: The purpose of our research is construction of the hardware learning model with STDP-like learning rules. We have reported the pulse-type hardware neuron model which has STDP characteristics. However, it's necessary to study on change the potential of input pulse timing related to STDP-like. In this paper, we studied on varying the parameters of a circuit model with asymmetric STDP-like characteristic. In addition, we considered for retention of the potential of the circuit for synaptic plasticity. As a result, we have developed an electronic circuit model capable of holding a change of circuit potential by STDP-like characteristics.

１．まえがき

生体の脳における学習・記憶の基礎課程のメカニズムは，シナプス前ニューロン（Pre-synaptic neuron，以下，単に Pre と略記）から入力による興奮性シナプス後電位とシナプス後ニューロン（Post-synaptic neuron，以下，単に Post と略記）の活動電位のそれぞれの到達タイミングにより，シナプス伝達効率が変化する STDP(Spike Timing Dependent synaptic Plasticity)学習則が重要な役割を果たしていると報告されている[1]．またシナプス可塑性と伝達効率の関係として,伝達効率の長期的な変化である長期増強(Long-Term Potentiation：以下 LTP)・長期抑圧(Long-Term Depression：以下 LTD)が報告されており[2]，長期的な伝達効率の保持が学習や記憶のメカニズムと密接な関係にあると考えられる．

我々はニューラルネットワークの学習則に, STDP 学習則を取り入れた非同期型のハードウェアの学習モデルの構成を目的に研究を行っている．先に，シナプス可塑性による伝達効率の変化に強く関与している樹状突起に着目し，STDP を誘発可能なパルス形ハードウェアニューロンモデルを実現可能なことを明らかにし[3]，ネットワーク化の基礎的検討として，非対称型 STDP 特性を誘発可能な電子回路モデルを構成した.[4]

今回, 我々はシナプス可塑性に着目し, STDP 特性による内部電位の変化を保持できる電子回路モデルに拡張し，その特性について検討を行ったので報告する．

２．STDP を誘発可能な電子回路モデル

Figure1 に今回構成した電子回路モデルを示す．

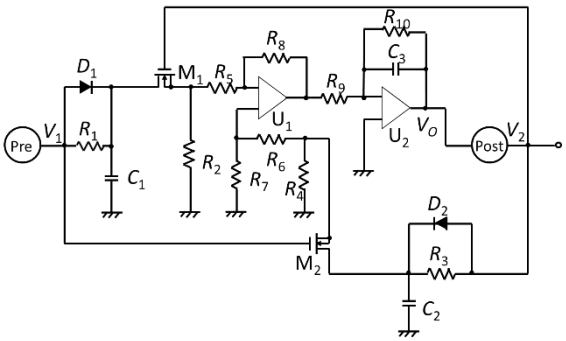

Figure1. Electronic circuit with STDP-like characteristic.

同図は Pre からのパルス電圧 V_1 をシナプス部をダイオード D_1 と R_1，C_1 からなる CR 積分回路による指数関数発生回路で構成した．また，パルスタイミング検出回路は MOSFET M_1 により構成し，Post からのパルス入力電圧 V_2 を接続した．また，Post 側からの帰還信号はダイオードと CR 回路による指数関数発生回路，および, MOSFET M_2 によるパルスタイミング検出回路により構成し，Pre 側の信号をゲート信号とした．これら Pre 側の出力であるソース端子には，差動増幅器の反転入力端子に接続する構成とし，Post 側の信号を非反転入力に接続した．このことにより加重回路で加減算し，その信号を荷重保持回路で積分し結合係数が変化する構成とした．

本回路はオペアンプの入力の極性の違いを利用して Pre と Post の出力タイミングに依存した，非対称型 STDP 特性を実現し，内部電位を可塑的に変化できる構成としている．

以下，Figure1 の回路の種々の特性について，シミュレーションにより検討した．

１：日大理工・院（前）・精機　　２：日大理工・教員・精機

３．シミュレーション結果

Figure2 に非対称形 STDP 特性の一例を示す．なお，シミュレーションには以下の定数を用いた．

R_1=200 [kΩ]，R_2=∞，R_3=200 [kΩ]，R_4=∞，R_6=1 [MΩ]，R_7=1 [MΩ], R_8=1 [MΩ], R_9=10 [kΩ], R_{10}=100 [kΩ], C_1=500 [pF]，C_2=500 [pF]，C_3=10 [nF]を用い，Pre，Post のパルス幅 T_p=0.01 [ms]，パルス電圧 3.0[V].

同図は Pre からのパルス入力があった時間 t_{pr} と, Post からパルス入力があった時間 t_{po} の 2 つの時間差($\Delta t=t_{po}-t_{pr}$）を横軸として±1.0 [ms]の範囲で変化した場合，縦軸は R_5=2 [MΩ]の場合の最大値 V_{Omax2}=84 [mV]で正規化を行った V_O/V_{Omax2} で示した場合の結果を表している．また, 同図は STDP 特性のΔt>0 の範囲にある LTP の特性を変化し，図中，破線，実線，点線は R_5 をそれぞれ 1 [MΩ], 2 [MΩ], 3 [MΩ]と変更した場合の結果である．

LTP の振幅は R_5 と R_8 の比で決定できることにより，ここでは R_8 を一定, R_5 をパラメータとしシミュレーションを行った. この結果は, 非対称型 STDP 特性の LTP の値を調整できることを示している．また同様に LTD の振幅は R_6 と R_7 の比率により調整できる．

Figure3 に Pre から Post への結合係数の変化の一例を示す.

同図は，Pre と Post の発火タイミングがΔt=0.1[ms]で一定になるように, パルス周期 T=10 [ms]の周期パルスを加えた場合の結果の一例で，同図は R_{10}，C_3 の値を変更することで積分時定数の調整を行ない，積分時定数 τ=10[s]としている．Δt が正の LTP が生じる範囲では徐々に結合係数に相当する出力電圧が増加できることを示している．逆にΔt が負，すなわち Post，Pre の順にパルスが発生した場合は，LTD が生じ結合係数に相当する出力電圧は減少する．

このことは，本回路でネットワークを構成すれば，学習に相当する結合係数を可塑的に変化できる可能性があることを示している．

４．まとめ

本論文では，シナプス可塑性に着目し拡張した電子回路モデルを提案し，その時間的入力による STDP 特性について検討した．その結果，非対称形 STDP 特性が得られ，LTP 誘発，LTD 誘発を独立に変化可能であることを明らかにし，また結合係数に相当する出力電圧の保持できることを明らかにした．今後は本回路を階層型ニューラルネットワークに応用した新しい学習法について検討する予定である．

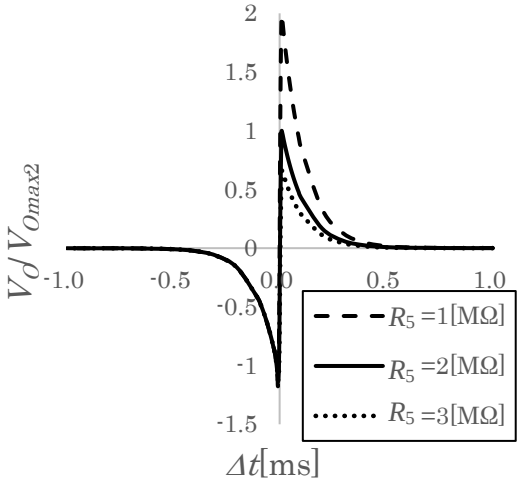

Figure2. Asymmetric STDP-like characteristics. (R_5 as a parameter)

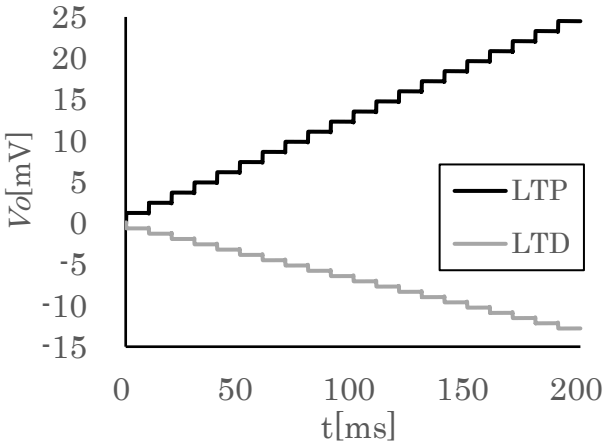

Figure3. Temporal response characteristic of input voltage to Post.

５．参考文献

[1] G Bi and M. Poo: “Synaptic Modifications in Cultured Hippocampal Neurons Dependence on Spike Timing Synaptic Strength and Postsynaptic cell Type”, The journal of Neuroscience, Vo118, pp.10464-10472(1998).

[2] 大瀧・大和田・佐伯・関根 :「STDP 学習則を取り入れたパルス形ハードウェアモデル」，電学論. C, Vol.134, No.10 pp.1485-1491(2014).

[3] V. Sourdet, D. Debanne, “The Role of Dendritic Filtering in Associative Long-Term Synaptic Plasticity”, Learning & Memory, Vol.6, pp.422-447, (1999)

[4] 阿部・中村・高藤・齊藤・佐伯・内木場・関根 :「電子回路モデルを用いた非対称型 STDP 特性に関する検討」，日本大学理工学部学術講演会予稿集, M-19(2015).