

微細 SOI デバイスにおける重イオン照射効果

The effect of heavy-ion irradiation for short channel SOI devices

○和田雄友¹, 岩波悠太², 金山純一², 長塚藍², 呉研³, 高橋芳浩³*Yusuke Wada¹, Yuta Iwanami², Junichi Kaneyama², Ai Nagatsuka², Yan Wu³, Yoshihiro Takahashi³

Abstract: Heavy-ion induced SET (Single Event Transient) pulse from SOI-CMOS inverter consisted by MOSFET with SiGe source/drain has been investigated. Shorter SET pulse can be obtained by increasing Ge concentration because of suppressing parasitic bipolar effect. It is also found that the reduction of pulse duration is limited by the collecting time of deposited charges.

1. 序論

宇宙空間や原子炉周辺などの放射線環境下で使用される半導体デバイスでは、 α 線や重イオンなどの高エネルギー粒子照射により回路に過渡電流が流れ、シングルイベント効果(SEE: Single Event Effect)と呼ばれる一時的な誤動作(ソフトエラー)が発生する。SEE は基板内に埋め込み酸化膜層(BOX: Buried OXide)を有する SOI デバイスにより抑制可能であるが、デバイスの微細化に伴い、寄生バイポーラ効果(PBE: Parasitic Bipolar Effect)が問題となる[1]。PBE は SOI-PMOSFET における照射誘起電荷のうち、ボディに蓄積した電子によりボディ電位が負方向に変化し、ソース/ボディ/ドレインで構成される寄生トランジスタが動作することで、照射誘起電荷以上の電荷収集が誘起される現象である。PBE は高性能・高集積化を目的とした微細 SOI デバイスにおいて特に顕著であり[2]、PBE を抑制することはソフトエラー低減のための重要な課題である。PBE の抑制方法として、MOSFET のソース/ドレインのバンドエンジニアリングが提案されており[3]、これまでの研究において、定電圧印加 SOI-PMOSFET のソース/ドレインに SiGe(Silicon Germanium)を用いることで、PBE による過剰な電荷収集が抑制できることを確認している。しかし、これらの結果はデバイス単体における検討であり、現在使用されているロジック IC 等へ適用できない可能性がある。そこで、最も簡単な論理ゲートである CMOS インバータに着目した。CMOS インバータにおけるソフトエラーとして、過渡的電位変動であるシングルイベントトランジェント(SET: Single Event Transient)が知られている。本研究では、CMOS インバータにおいて、MOSFET のソース/ドレインのバンドエンジニアリングが照射誘起レスポンス(照射誘起電流および出力電圧)に及ぼす影響について、デバイスシミュレータを用いて検討を行った。

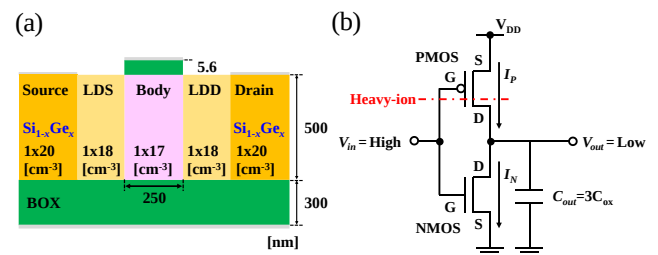


Fig.1 (a)SOI-MOSFET model and (b)SOI-CMOS inverter model

2. デバイスシミュレーション

図 1 に(a) SOI-MOSFET の 2 次元計算モデル, (b) SOI-CMOS インバータの計算モデルを示す。NMOSFET, PMOSFET とともに図 1(a)に示す構造とし、チャネル幅は PMOSFET:NMOSFET=2:1 とした。また、図 1(b)のように $V_{DD}=2.5[V]$, ゲートに High 入力, 次段の入力として出力に $3C_{ox}$ (NMOSFET の容量を C_{ox} とした)の容量を接続した CMOS インバータを構成した。図 1 に示すオフ状態の SOI-PMOSFET のボディ中心に LET=10[MeV-cm²/mg]の重イオン(発生電荷量 $Q_{dep}=52[fC]$)が垂直入射した際の照射誘起電流および出力電圧を計算した。ただし、ソース/ドレインの Ge 濃度は 0~20[%]まで変化させ、各領域内での濃度は一定とした。このとき、バンドギャップは 1.12~0.98[eV]まで変化する。

3. SOI-CMOS インバータにおける重イオン照射効果

図 2 に(a)ドレインにおける重イオン照射誘起電流, (b)出力電圧の時間変化を示す。重イオン照射により、大きな誘起電流および出力の反転が生じる。その後、その状態が一定時間維持されるが、Ge 濃度の増加とともにパルス幅($V_{out} = V_{DD}/2$ となる点の間隔と定義)は狭くなる。以上の結果より、ソース/ドレインに SiGe を用いることで CMOS インバータの SET パルス幅が短縮できることを確認した。また、これまでの研究で、定電圧印加 SOI-PMOSFET のソース/ドレインに SiGe を

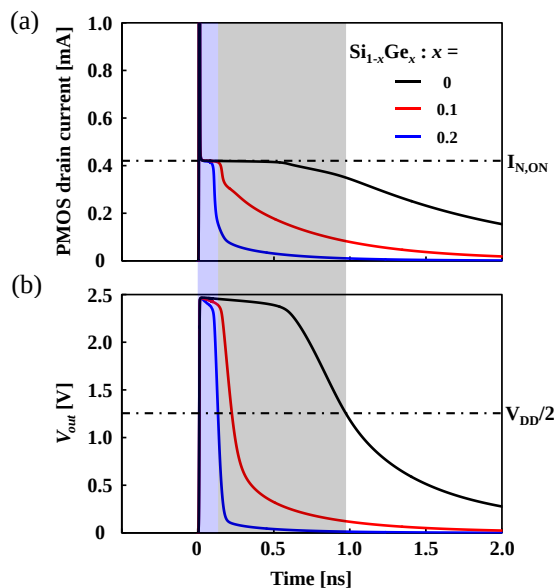


Fig.2 (a)Heavy-ion irradiation induced transient current and (b)output voltage in CMOS inverter

用いることで、PBE による過剰な電荷収集を抑制できることを確認しており、本研究における CMOS インバータの SET パルス幅の短縮も PBE の抑制に起因したものであると考えられる。そこで、PMOSFET への重イオン照射時の正孔密度を確認したところ、計算開始後 0.1~1.0[ns]の間において、従来構造と比較し、Ge 濃度が 20[%]の場合、ボディの正孔密度が 2 桁程度低くなっていることを確認した。以上より、CMOS インバータの SET パルス幅の短縮は、PBE の抑制に起因することを明らかにした。

4. 考察

Ge 濃度の増加に伴い、PBE が抑制されたにも関わらず、CMOS インバータにおける誘起電流の収束時間が、定電圧印加 SOI-PMOSFET と比べ長くなることが分かった(図 3)。この原因は、CMOS インバータではドレインが定電圧でないため、重イオン照射時に出力変動が生じるためだと考えられる。そこで、図 1(a)においてドレイン電圧 $V_D = -0.1[V]$ とし、CMOS インバータの重イオン照射時を模擬し、定電圧印加 SOI-PMOSFET の重イオン照射シミュレーションとの比較を行った。

図 4 に図 1(a)においてドレイン電圧 $V_D = -2.5, -0.1[V]$ とした場合の重イオン照射誘起電流の時間変化を示す。まず、重イオン照射により大きな誘起電流が生じる。その後、時間経過に伴い誘起電流は収束するが、ドレイン電圧が低い場合において収束時間が長くなることが確認できる。この原因として、照射誘起電荷は発生後にドリフトにより収集されるが、ドレイン電圧が低い場合、電荷収集時間が長くなるためだと考えられる。

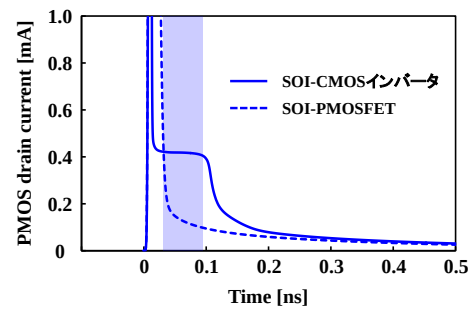


Fig.3 Comparison of heavy-ion irradiation induced current in PMOSFET and CMOS inverter

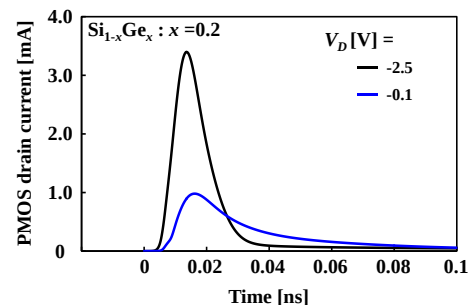


Fig.4 Heavy-ion irradiation induced current in PMOSFET ($V_D = -2.5, -0.1[V]$)

以上から、CMOS インバータの誘起電流の収束時間が、照射誘起電荷の収集時間に律速されることを示した。

5. まとめ

本研究では、MOSFET のソース/ドレインのバンドエンジニアリングが CMOS インバータにおける SET パルス幅に及ぼす影響について検討を行った。その結果、ソース/ドレインの Ge 濃度を増加させることで、SET パルス幅が短くなることが分かり、この要因が PBE の抑制に起因するものであることを明らかにした。しかし、Ge 濃度が 20[%]において、定電圧印加 SOI-PMOSFET への重イオン照射時と比較し、誘起電流の収束時間が長くなることも確認した。また、この原因が照射誘起電荷の収集時間に律速されるためであることを示した。

謝辞

本研究の一部は東京大学大規模集積システム設計教育研究センター(VDEC)を通し、シノプシス株式会社の協力で行われたものである。

参考文献

- [1] 高橋芳浩, REAJ 「信頼性」 Vol.36, No.8 (2014)
- [2] V.F. Cavrios, et al. IEEE Trans. on Nucl. Sci., Vol.52, No.6, pp.2104-2113 (2005)
- [3] T. Kato et al., JJAP, Vol.52, No.4S, 04CC15 (2013)