

ニューロンモデルのノイズの影響に対する一検討 A Study on the Noise Effect in Neuron Model

○山口拓人¹, 小澤俊佑², 佐々木芳樹³, 佐伯勝敏³*Takuto Yamaguchi¹, Shunsuke Ozawa², Yoshiki Sasaki³, Katsutoshi Sacki³

Abstract: Neuronal chaotic activity has been clarified, but its relation to brain function is not make clear. By analyzing the chaotic response of a neuron model, we can infer what role chaotic activity has on the brain function. However, in the current neuron model, it is difficult to observe the chaotic response due to factors such as noise.

In this paper, we construct a neuron model with discrete components and measured its response. As a result, the simulation suggest the chaotic property. However, when measuring the chaotic response, it is clarified that proposed model necessary to design a bias with a margin for the negative resistance device

1. まえがき

ニューロンのカオス活動は、イソアワモチの巨大ニューロンを用いて明らかにされた¹⁾が、脳機能との関わりはいまだに判明していない。カオス応答と脳機能を結びつけるためには、生存状態における信号を解析する必要があるが、未だそれを行うには技術的に困難である。そこで、電子回路により構築したニューロンモデルのカオス応答を解析することで、カオス応答が脳機能に対し、どのような役割を持つか推測することが可能であると考えられる。先に我々は、標準的なCMOSプロセスのみで構築可能なニューロンモデルを提案し、VDECによりIC化を行い基本特性の測定を行った²⁾。しかし、提案モデルは初期値や周辺環境に敏感であるため、ノイズによる干渉などの要因によりカオス応答の観測は困難である。

本論では、測定や対策を容易とするため、VLSIを用いずディスクリート部品により従来提案のニューロンモデルを構築し、その応答について測定を行った。また、測定したデータからノイズの影響について検討を行ったので報告する。

2. 本論

Fig.1 に、ニューロンモデルに対し正弦波の入力電流 $I=2.2\mu\text{A}$, 13.57MHz を入力した際のシミュレーション結果を示す。図中、横軸は時間を、縦軸はニューロンモデルの出力電圧を示している。同図に示すとおり、ピーク電圧・発火周期ともに周期性を持たないことがわかる。Fig.2 に、Fig.1 の応答波形から位相 $\phi=140^\circ$ において取得したリターンマップを示す。同図において、横軸は任意の時間における出力電圧を、縦軸に任意の時間から位相が 2π 変化した際の出力電圧を示してい

る。同図が示すとおり、リターンマップは1つのピークを持つ軌跡を描くことがわかる。Fig.1 の振幅変化がノイズ特性に由来するものであった場合、リターンマップは特定の軌跡を持たないため、Fig.1 の応答波形はカオス応答であると推測できる。

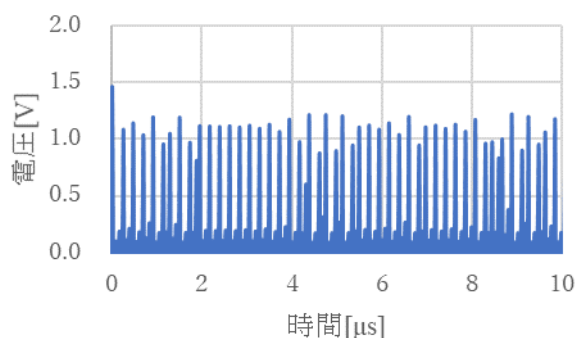


Figure.1 ニューロンモデルの応答波形

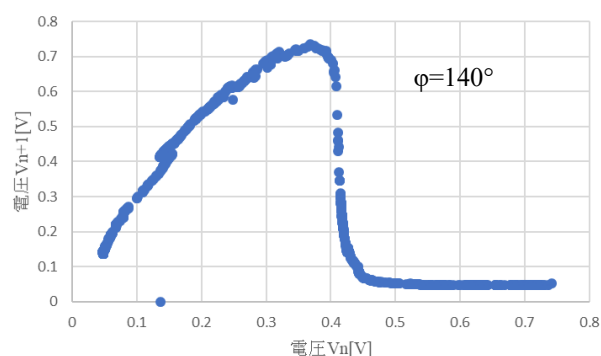
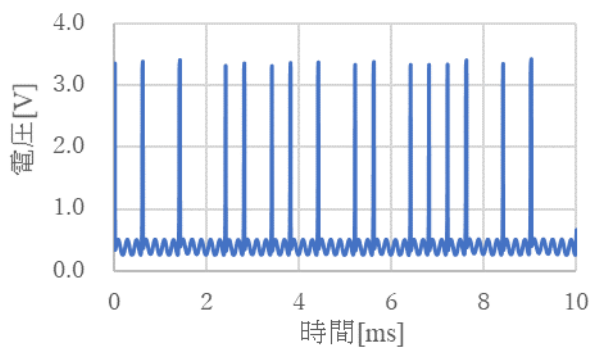


Figure.2 Fig.1 のリターンマップ

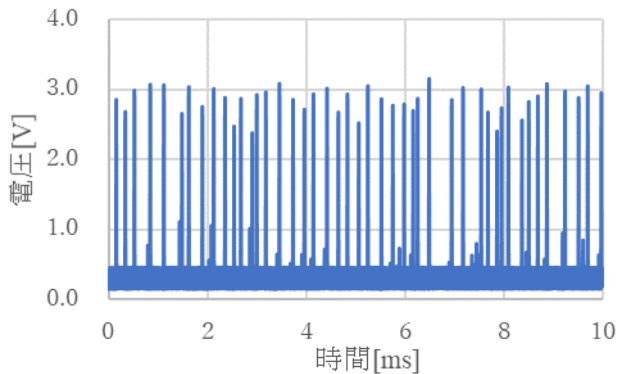
Fig.3 に、ディスクリートで作成したニューロンモデルの測定結果を示す。同図(a)は I を 5mA , 5kHz とした際の応答波形を、同図(b)は I を 5mA , 21.8kHz とした

1: 日大理工・学部・電子, 2: 日大理工・院・電子, 3: 日大理工・教員・電子

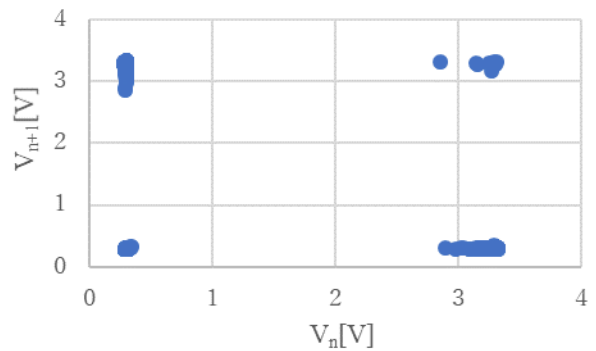
際の応答波形を示す. 同図において, 横軸は時間を, 縦軸はニューロンモデルの出力電圧を示している. 図(a)は, ピーク電圧に周期性を持つのにに対し, 図(b)はピーク電圧, 発火周期ともに周期性は持たないことがわかる. 同図(c)に, (a)から構築したリターンマップを, 同図(d)に, (b)から構築したリターンマップを示す. 図中, 横軸は任意の時間における出力電圧を, 縦軸は任意の時間から位相が 2π 変化した際の出力電圧を示している. 図(c), (d)に示すとおり, リターンマップは特定の軌跡を描かないことがわかる. このことより, 今回作成したディスクリート部品によるニューロンモデルの測定結果はノイズに由来する特性であると推測できる. また, 図(c)と(d)を比較した場合, 図(c)はプロットが一定の位置に偏在するため, 図(d)よりもノイズが少ないことがわかる. 周波数に依存することから, NMOS のゲート電圧の変化によって負性抵抗となる Λ 形負性抵抗素子が NMOS のゲート電圧のノイズに多大な影響を受けていると考えられる. このことから, Λ 形負性抵抗素子の NMOS のバイアス設計をゲート電圧のノイズに耐えうる余裕のあるものにする必要がある.



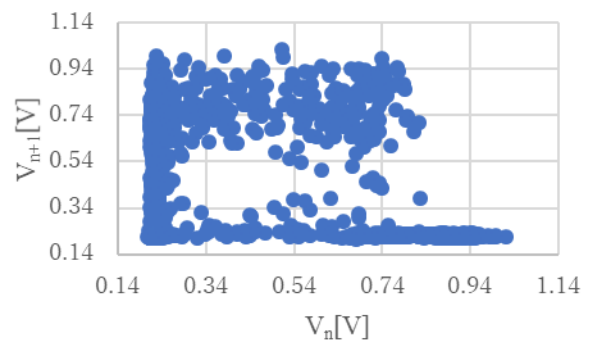
(a) $C_g=10\mu\text{F}$, $I=5\text{mA}$, 5kHz のときの応答



(b) $C_g=10\mu\text{F}$, $I=5\text{mA}$, 21.8kHz のときの応答



(c) (a)に対するリターンマップ



(d) (b)に対するリターンマップ

Figure3. ニューロンモデルの測定結果

3. まとめ

今回, ディスクリート部品により従来提案のニューロンモデルを構築し, その応答について測定を行った. その結果, シミュレーションにおいてカオス性を示唆したが, カオス応答を実測するにあたっては, ノイズの影響を受けやすい負性抵抗素子に対して余裕のあるバイアス設計をする必要があることを明らかにした.

今後は, 今回の測定結果をもとにノイズ対策を行い, カオス応答を測定する予定である.

4. 参考文献

- [1] 林初男:「脳の非線形ダイナミクスと情報処理機構」, IEICE Fundamentals Review, Vol.8, No.2, pp.102-114, 2014.
- [2] 小澤俊祐, 佐々木芳樹, 佐伯勝敏:「寄生容量を考慮したニューロンモデルの集積化に対する一検討」, 平成 29 年度日本大学理工学部学術講演会予稿集, pp.1055-1056, 2017.