

M-14

Gap junction 結合を用いたハードウェアカオスニューラルネットワークに対する一検討

A Study on Hardware Chaotic Neural Networks Using Gap Junction

○山口拓人¹, 佐伯勝敏², 佐々木芳樹²

*Takuto Yamaguchi¹, Katsutoshi Saeki², Yoshiki Sasaki²

Abstract: The relationship between neuronal chaos activity and brain function has not yet been clarified. It may be possible to reason the role of brain function by analyzing the chaos response of neuron models.

In this paper, we suggest a chaotic neural network using two chaotic hardware neuron models connecting a gap junction that is fast conduction velocity. As a result, it is clarified that a periodic response, a chaotic response, and a synchronous-asynchronous response can be obtained by circuit simulation.

1. まえがき

ニューロンのカオス活動は、イソアワモチの巨大ニューロンを用いて明らかにされた^[1]が、脳機能との関わりはいまだに判明していない。カオス応答と脳機能を結びつけるためには、生存状態における信号を解析する必要があるが、未だそれを行うには技術的に困難である。そこで、電子回路により構築したニューロンモデルのカオス応答を解析することで、カオス応答が脳機能に対し、どのような役割を持つか推測することが可能であると考えられる。

本論では、単一でカオス応答を示すハードウェアニューロンモデルを gap junction 結合^[2]を用いて2個接続することにより、カオスニューラルネットワークを構築し、その応答についてシミュレーションを行った。また、シミュレーションしたデータからカオスニューラルネットワークのカオス応答、カオス同期について検討を行ったので報告する。

2. 本論

Fig.1 に、今回提案するニューロンモデル2個を、シナプス結合の場合よりも伝達速度が速く、コネクソン部を通して双方向に信号を伝達する gap junction 結合したハードウェアカオスニューラルネットワークのブロック図を示す。I_{N1}, I_{N2} は外部入力電流であり、O_{N1}, O_{N2} は出力電圧である。

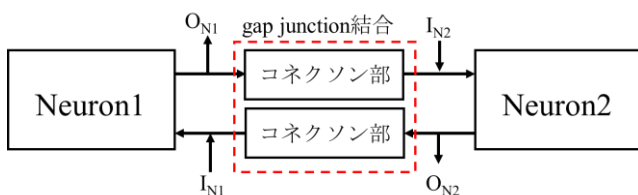


Figure.1 ニューロンを2つ gap junction 結合したハードウェアカオスニューラルネットワークのブロック図

Fig.2 に、Fig.1 の Neuron1 と片側のコネクソン部の回路図を示す。ニューロンモデルの各素子値は、C_g=C_m=16fF, M1=M2=M4=M5=W/L=220nm/400nm, M3=W/L=1μm/180nm, M6=W/L=220nm/800nm であり、コネクソン部の各素子値は、M7= W/L=220nm/400nm, M8=W/L=1μm/180nm, M9= W/L=220nm/800nm である。本論文では、同一のニューロンが結合した場合を検討するため、それぞれのニューロンの内部構成は同一とした。

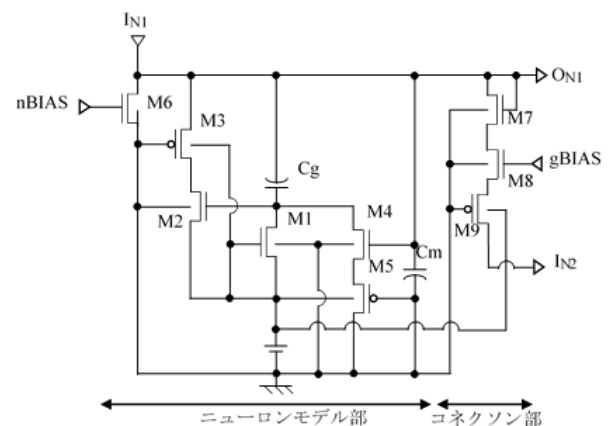


Figure.2 gap junction 結合したハードウェアカオスニューラルネットワークの片側の回路図

Fig.3 に、単一ニューロンモデルに対し正弦波の入力電流 I=2.2μA, 13.57MHz を入力した際のシミュレーション結果を示す。図中、横軸は時間を、縦軸はニューロンモデルの出力電圧を示している。同図に示すとおり、ピーク電圧・発火周期ともに周期性を持たないことがわかる。この応答に対し、カオス解析に用いられるリアプノフ指数を計算すると 0.34 という結果が得られた。カオス解析においてリアプノフ指数の数値が正の値の場合、その応答はカオスであると推測できる。

1: 日大理工・院・電子, 2: 日大理工・教員・電子

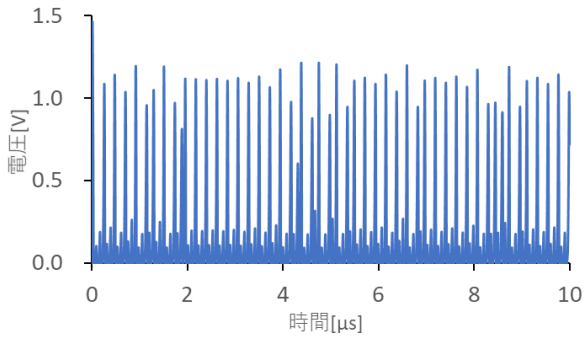
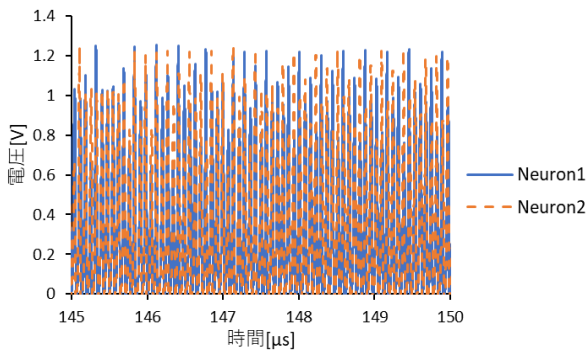
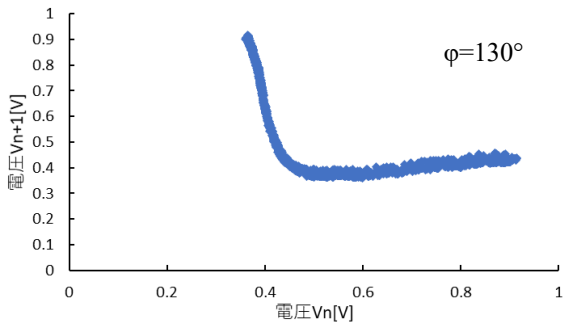


Figure.3 単一ニューロンモデルの応答波形

Fig.4 に, Fig1 の測定結果を示す. 同図(a)は $I_{Ni}(i=1, 2)$ を $2.2\mu A$, $13.8MHz$, $nBIAS$ を $0.54423V$, $gBIAS$ を $0V$, ニューロンモデルの C_m の初期値をそれぞれ $0V$, $0.5V$ とした際の応答波形を示す. 図(a)はピーク電圧, 発火周期ともに周期性を持たないことがわかる. 同図(b)に, (a)の応答が入力電流の位相 $\varphi=130^\circ$ から構築したリターンマップを示す. 図中, 横軸は任意の時間における出力電圧を, 縦軸は任意の時間から位相が 2π 変化した際の出力電圧を示している. 同図のとおり, リターンマップは一定の法則に従った軌跡を描くことがわかる. この応答に対し, リアプノフ指数を計算すると 0.34 という正の結果が得られたため, この応答はカオスであると推測できる.



(a) $I_{Ni}=2.2\mu A$, $13.8MHz$, $gBIAS=0V$ のときの応答



(b) (a)に対するリターンマップ

Figure.4 ニューロンを2つ gap junction 結合したニューラルネットワークの測定結果

Fig.5 に, $gBIAS$ を $0V$ から $0.84V$ に変更した際の測定結果を示す. 同図が示すとおり, ピーク電圧, 発火周期ともに周期性をもたない2個のニューロンモデルが同期していることがわかる. この応答に対し, リアプノフ指数を計算すると 0.37 という正の結果が得られたため, この応答はカオスであると推測できる. 以上より, 今回作成した gap junction 結合を用いたニューラルネットワークは, カオスの応答を示し, また, カオス同期も実現できることを示した.

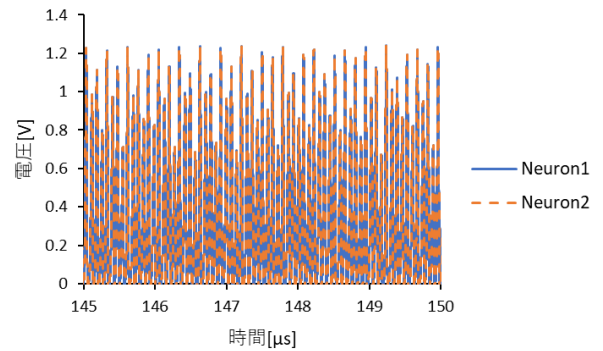


Figure.5 ニューラルネットワークのカオス同期

3. まとめ

今回, 単一でカオス応答を示すハードウェアニューロンモデルを2個 gap junction 結合し, その応答についてシミュレーションを行った. その結果, gap junction 結合を用いたハードウェアニューラルネットワークは, カオス応答を示し, また, コネクソン部のバイアス電圧を変化させることでカオス同期が実現できることを明らかにした.

今後は, ニューロンの数を増やした場合でのカオス応答, カオス同期のシミュレーションを行い, 連想記憶想起の研究を進めていく予定である.

4. 参考文献

- [1] H. Hayashi, S. Ishizuka, M. Ohta, and K. Hirakawa, "Chaotic behavior in the Onchidium giant neuron under sinusoidal stimulation", Phys. Lett. A, vol.88, No.8, pp.435-438, April 1982.
- [2] 内木楓, 島田裕, 藤原寛太郎, 池口徹: 「Izhikevich ニューロンモデルにおけるカオス応答とカオス同期」, 電子情報通信学会論文誌, Vol.J100-A, No.5, pp.195-204, 2017.