

## M-5

## 集積化可能な樹状突起モデルの逆伝搬特性を用いた記憶デバイスに対する一検討

## A Study on a Memory Device using Backpropagation Characteristics of Integrated Dendrite Models

○丹羽春太<sup>1</sup>, 佐伯勝敏<sup>2</sup>, 佐々木芳樹<sup>2</sup>\*Haruta Niwa<sup>1</sup>, Katutoshi Saeki<sup>2</sup>, Yoshiki Sasaki<sup>2</sup>

Abstract : In this paper, we examine the memory of dendrite models in consideration of engineering applications with the goal of reproducing the memory function of biological dendrites. As a result, it is shown that propose active dendrite models and memory circuits may be able to construct a memory device using backpropagation characteristics.

## 1.まえがき

人間の脳はいくつもの脳細胞によって構成されている。それらの複数の脳細胞は互いに電気信号を送受信しあうことで情報のやり取りを行っている。この電気的特性をアナログ回路によって示すことで人間の脳を再現することにつながる。脳細胞は大きく分けて3つの部位で構成されている。我々は、以前この中の1つである樹状突起の生理学に基づく電気的特性に着目し、集積化可能な能動的樹状突起モデルの構築を行った[1]。

本稿では、上記の集積化可能な樹状突起モデルを基に、樹状突起の記憶に関する特性である時系列記憶に着目し、集積化可能な樹状突起モデルの逆伝搬を用いた記憶デバイスに対する検討を行ったので報告する。

## 2.本論

図1に集積化可能な樹状突起の逆伝搬特性を用いた工学的応用モデル（以下「樹状突起モデル」とする）の概略図を示す。本モデルは脳の細胞体とそこから伸びる1本の樹状突起の電気的な記憶特性の再現を目標として構成した。同図は、樹状突起部に  $N$  個の入力端子  $V_{in1} \sim V_{inN}$ 、同じく  $N$  個の出力端子  $V_{out1} \sim V_{outN}$ 、それに付随したアナログメモリ回路[2]を  $N$  個、細胞体部はノコギリ波生成回路とカレントミラー回路、直列インバータにて構成した。本モデルの動作は、樹状突起部の各入力端子  $V_{in}$  から入力信号を加え、細胞体部のカレントミラー回路やインバータ、ノコギリ波生成回路を経由して各出力端子  $V_{out1} \sim N$  から出力信号がそれぞれ得られる。この入力信号が細胞体部を通過する際にノコギリ波を発生させ、その後入力された信号の重み付けにより逆伝搬特性の再現を行う。その後、ノコギリ波によって変換された信号が逆伝搬し、それぞれの出力を経てア

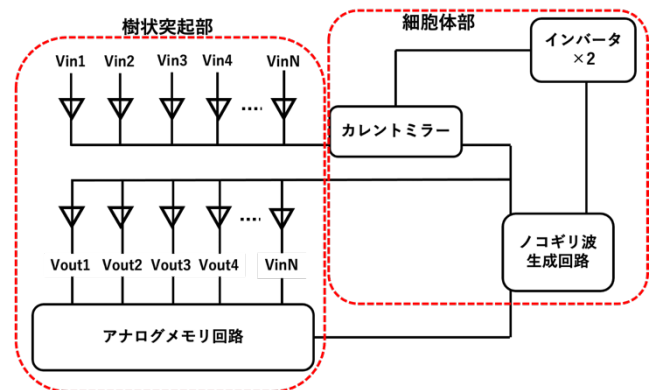


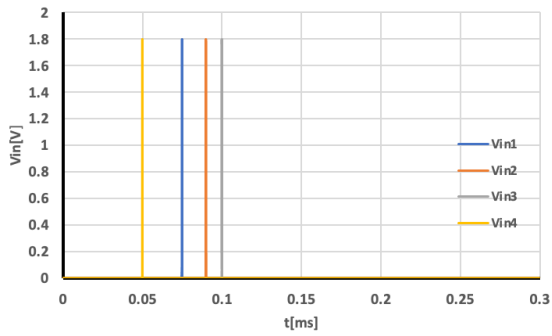
図1 集積化可能な樹状突起の逆伝搬特性を用いた工学応用モデルの概略図

ナログメモリ回路にて保存することによって時系列記憶の保持を行う。

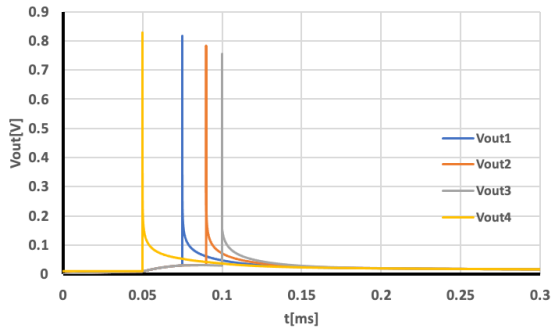
図2(a)~(c)に、図1で示した樹状突起モデルの入出力端子、共に4端子ずつで構成したモデルの出力結果を示す。図中、横軸は時間  $t$ 、縦軸はそれぞれ(a)入力電圧  $V_{in}$ 、(b)出力電圧  $V_{out}$ 、(c)記憶電圧  $V_q$  を示している。同モデルにおいて、入力端子  $V_{in1} \sim 4$  に振幅  $1.8V$ 、立ち上がり時間  $10ns$ 、パルス幅  $190ns$ 、立ち下がり時間  $10ns$  の単一パルス波形をそれぞれ  $0.75ms$ 、 $0.9ms$ 、 $1.0ms$ 、 $0.5ms$  と任意のタイミングで入力を行った。同図は基準入力  $V_{in4}$  と  $V_{in1} \sim 3$  の入力時間差によって、それぞれの記憶電圧  $V_{q1} \sim 4$  のレベルが定まり、信号の判別が行えることを示している。

図3に、樹状突起モデルに入力時間  $0.5ms$  で入力する基準信号と、それから更に入力時間差  $td$  分遅延させ入力する  $V_{in1}$  の入力タイミングを変化させたときの記憶電圧の特性を示す。図中、横軸は  $td$ 、縦軸は  $V_q$  を示している。同図の結果より、本モデルのアナログメモリ回路の  $V_q$  は、①  $0.5814V$  ②  $0.6307V$  ③  $0.67742V$  ④  $0.71772V$  ⑤  $0.756V$  ⑥  $0.7949V$  ⑦  $0.8368V$  の7レベルにて入力電圧を判別する事により、入力時間差を記憶電圧によって識別可能であることを示して

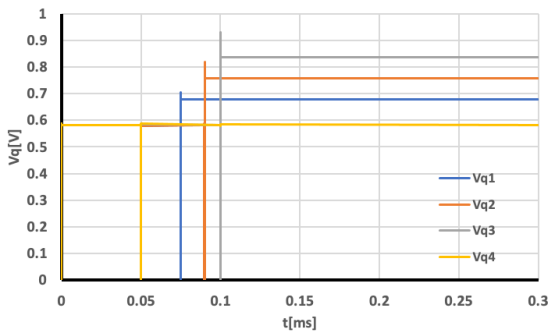
いる。



(a) 入力波形



(b) 出力波形



(c) 記憶電圧波形

図2 樹状突起モデルの回路動作波形

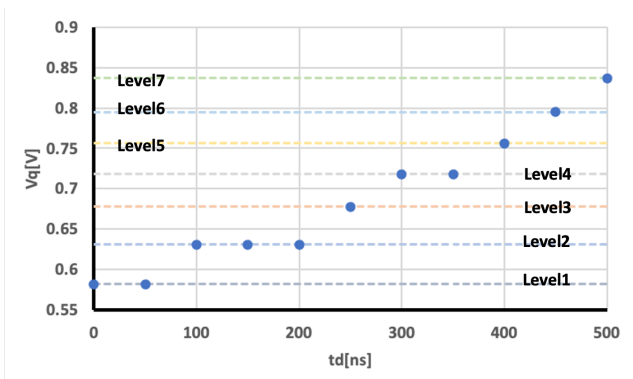


図3 樹状突起モデルの入力時間差-記憶電圧特性

図4に図3の結果を応用した樹状突起モデルの記憶例について示す。図中、横軸は  $t$ 、縦軸は記憶電圧レベル  $V_q \text{ Level}$  を示している。本応用例は、 $V_{in1}$ を時間情報、 $V_{in2} \cdot V_{in3}$ をひらがな情報、 $V_{in4}$ を基準時間情報としてひらがなの単語（文字列）の記憶を行う。図3の結果より7レベルの判別が可能のため、

$7^2=49$ をそれぞれ表1を用いてひらがな情報の保持を行う。

図4において、Reset( $V_{in4}$ )信号を区切りとして考えると、 $V_{q1} \sim V_{q3}$ の判別レベルは①「1」「7・2」、②「2」「1・2」、③「3」「7・4」となる。表1より、これらはそれぞれ①1番目『れ』、②2番目『い』、③3番目『わ』となる。記憶した時間情報の順番通りにひらがな情報を並べると『れいわ』と単語を記憶していることを示している。

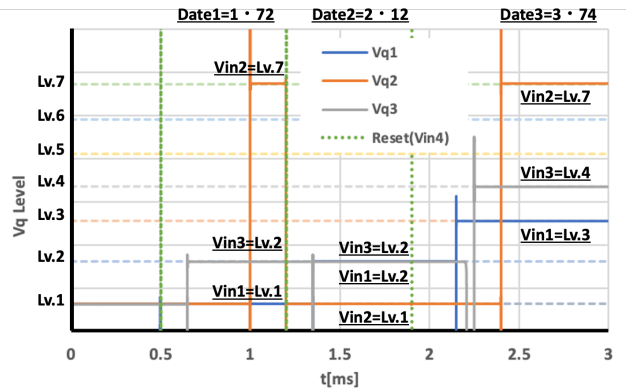


図4 樹状突起モデルの[ひらがな情報]記憶例

表1 [ひらがな情報]の判別表

	a	Vq2/Vq3	i	Vq2/Vq3	u	Vq2/Vq3	e	Vq2/Vq3	o	Vq2/Vq3					
あ行	あ	1	1	い	1	2	う	1	3	え	1	4	お	1	5
か行	か	1	6	き	1	7	く	2	1	け	2	2	こ	2	3
さ行	さ	2	4	し	2	5	す	2	6	せ	2	7	そ	3	1
た行	た	3	2	ち	3	3	つ	3	4	て	3	5	と	3	6
な行	な	3	7	に	4	1	ぬ	4	2	ね	4	3	の	4	4
は行	は	4	5	ひ	4	6	ふ	4	7	へ	5	1	ほ	5	2
ま行	ま	5	3	み	5	4	む	5	5	め	5	6	も	5	7
や行	や	6	1		6	2	ゆ	6	3	よ	6	4	よ	6	5
ら行	ら	6	6	り	6	7	る	7	1	れ	7	2	ろ	7	3
わ行	わ	7	4	小	7	5	を	7	6				ん	7	7

### 3.まとめ

本論文では、樹状突起の時系列記憶の再現を目標に、集積化可能な樹状突起モデルの逆伝搬特性を用いた記憶デバイスの検討を行なった。その結果、樹状突起の逆伝搬特性とアナログメモリ回路を用いることにより、新たな記憶手法の提案を行い、記憶デバイスとしての可能性を明らかにした。

今後は、樹状突起の持つ入力頻度に基づいたシナプス活動による記憶・学習の再現について検討を行う。

### 4.参考文献

[1]丹羽春太, 佐伯勝敏, 佐々木芳樹「集積化可能な能動的樹状突起モデルの構築」, 電気学会電子回路研究会資料, ECT-19-087, pp.31-34, (2019)  
 [2]Mohammad Alhawari and Michael H. Perrott, "A Clockless, Multi-Stable, CMOS Analog Circuit" 2014 ISCAS, pp.1764-1767, 2014.