

## FPGA を用いた中性子照射による半導体ソフトエラーの確認 Confirmation of semiconductor soft errors by neutron irradiation using FPGAs.

○加藤拓<sup>1</sup>, 渡邊響<sup>1</sup>, 渡部政行<sup>2</sup>, 田辺光昭<sup>3</sup>  
Taku Kato<sup>1</sup>, Hibiki Watanabe<sup>1</sup>, Masayuki Watanabe<sup>2</sup>, Mituaki Tanabe<sup>3</sup>

Research is being carried out to verify soft errors in semiconductors caused by neutrons. The experiment finds errors by irradiating bit-controlled FPGAs with neutrons and acquiring the bit changes caused by neutron irradiation. FPGAs, which are ICs widely used in infrastructure, are used as semiconductor devices. Compact fusion devices are used to generate the neutrons. Deuterium nuclei in a small fusion device undergo fusion, producing 2.45 MeV neutrons. Soft inversion errors in the FPGA will be measured using the Verilog HDL Programming. The aim is to investigate soft errors in FPGAs caused by neutron irradiation and their frequency of occurrence.

### 1. はじめに

集積回路 (Integrated Circuit : IC) は微細なトランジスタ素子の集積体である。近年,半導体技術の進歩により, IC の高集積がさらに進み, それに伴い半導体内 IC 内で発生する放射線等によるソフトエラーの発生頻度が高くなっている。自然界では, 太陽から放出された 1 次宇宙線 (陽子) が大気中の酸素や窒素と衝突し, 核破砕が起こり, その反応で 2 次宇宙線として中性子が発生している。これまでの先行研究により, そのソフトエラーの発生は, この中性子と原子核との衝突に起因していると考えられている[1]。中性子は電氣的に中性であるため, 容易に物質の原子核に近づくことができる。そのため, 大気から降り注ぐ中性子は, トランジスタ素子等の原子核に容易に衝突することが可能である。ビット反転エラーは, 素子内に侵入した中性子が原子核と衝突し, その原子核を反跳することで発生する。加えて近年の IC の高集積によって, ビット反転エラーが起きる頻度が高くなったと考えられている。このソフトエラーの頻度が多くなれば, インフラや飛行機の計器類などに重大な悪影響を及ぼす可能性がある。本実験は研究室既存の核融合型中性子発生装置を用いて, このソフト反転エラーを発生する中性子の半導体への影響およびそのエネルギー依存性を調べることを目的とする。

### 2. 実験装置と実験方法

2 次宇宙線として発生する中性子線は, 核破砕反応で発生している。地上に降り注ぐ中性子線のエネルギーは, 約 1MeV 付近にピークを持つ分布である。本実験では, 核融合反応により発生した中性子線を半導体へ照射し, ビット反転エラー等の確認を行う。核融合反応で発生する中性子のエネルギーは単色であり,

そのエネルギーは 2.45MeV である。また, ポリエチレンブロック等を用いて中性子線のエネルギーを減少させることも可能である。次に本研究で用いる核融合型中性子線源の概要を述べる。

Figure 1 に核融合型中性子源の概略図を示す。本実験装置は, 慣性静電閉じ込め核融合方式に属する [2]。核融合反応を発生させる一つのリング電極が真空容器内の装置中心部に設置されている。リング陰極の左右には二つの陽極が配置され, それぞれ接地されている。この電極間に電圧を印可することで放電を形成する。真空装置の周りには放電を形成するための電源回路系や中性子フルエンス率等を測定する計測系が配置されている。ここで中性子フルエンス率は中性子線源から 15 cm の距離における換算値である。中性子フルエンス率の計測には富士電機社製の中性子サーベイメータを用いた。

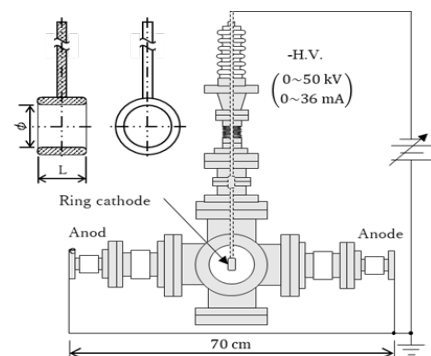
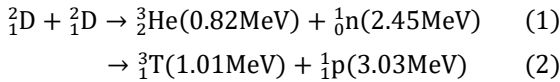


Figure 1 Schematic diagram of the compact neutron source

次に実験手順を説明する。まず, 真空容器内に所定の圧力の重水素ガスを充填する。リング陰極と陽極間に高電圧を印加することで重水素ガスを電離し, プラズマ放電を形成する。放電により発生した重水素原子核はリング陰極が形成する強い電場によりリング陰極

に向かって加速され、リング陰極の中心部を通過する。通過した重水素原子核は再び中心部付近に加速され、その結果、往復運動を行う。リング陰極に印可する電圧が-10kV程度を超す条件で、重水素原子核同士の核融合反応が起こり始め、2.45MeVの中性子がリング陰極中心付近からほぼ等方的に発生する [2]。以下にその核融合反応の反応式を示す。



### 3. 実験結果

まず初めに中性子フルエンス率の印可電圧および放電電流の依存性を調べる実験を行った。実験に使用したリング陰極の大きさは $\phi=30\text{mm}$ ,  $L=30\text{mm}$ である。リング陰極への印加電圧を-5kV~-45kV, 放電電流を10mA~20mAの条件で実験を行った。Figure 2に中性子フルエンス率の印可電圧依存性を示す。印可電圧の増加に伴い中性子フルエンス率が急激に増加することが確認できる。

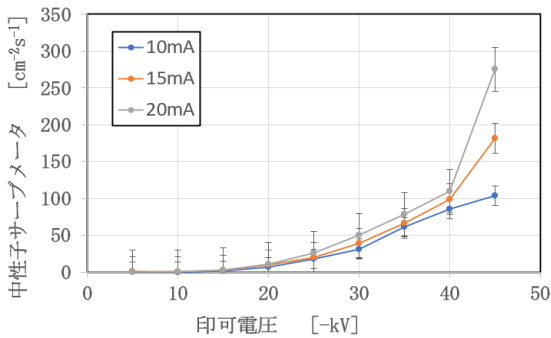


Figure 2 Voltage dependence of neutron fluence rate

次に中性子フルエンス率の放電電流依存性を Figure 3に示す。実験の結果から放電電流の増加に伴い中性子フルエンス率がほぼ線形に増加することが確認できる。

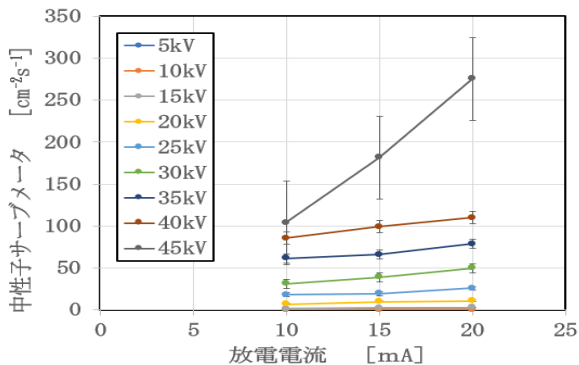


Figure 3 Discharge current dependence of neutron fluence rate

本実験では中性子を照射する半導体素子として、論理回路の構成をプログラムできる論理回路を集積したFPGA (Field Programmable Gate Array) を用いる。実験で使用したFPGAは、Gowin GW1NR-9 FPGAチップを搭載した半導体素子であるTang nano 9Kである。

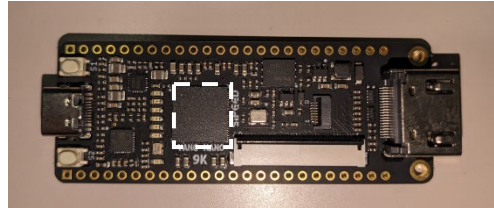


Figure 4 Picture of Gowin GW1NR-9 FPGA

Figure 4にTang nano 9Kの写真を示す。白い点線で囲った部分がFPGAチップである。Tang nano 9Kは8640個のLUT4ロジックユニットを有し、複雑な論理回路の設計に使用することができる。水晶発振器の発振周波数は27MHzであり、高速にビット反転エラー等の検出が可能である。中性子線の照射によるFPGA自体の破損も考えられるので、安価で高性能なFPGAとしてTang nano 9Kを採用した。実験ではFPGAチップを核融合装置の横に設置し、中性子線を照射する。Verilog HDLプログラムを用いてFPGAのロジックユニットをすべて「0」もしくは「1」の状態にし、中性子線の照射によるビット反転を高速に計測する。中性子の照射数は中性子サーベイメータを用いて見積もる。中性子を照射していない場合のエラー発生頻度の比較を行いながら、半導体への中性子照射の影響を調べる予定である。また、ロジックユニットの数とトランジスタ素子の面積から集積率とエラー発生率の関係を算出する。

### 4. まとめと今後の予定

小型核融合装置から発生する中性子線を利用した半導体のビット反転エラーの検証を目的とした研究を開始した。照射する中性子のフルエンス率は印可電圧もしくは放電電流の調整することが可能であり、最大は $300\text{ cm}^{-2}\text{ s}^{-1}$ 程度である。今後はFPGAに中性子を照射し、半導体のソフト反転エラーを確認する予定である。またソフトエラーの中性子エネルギー依存性について調べていく予定である。

### 参考文献

- [1] E. Ibe, 1st ed., pp. 1-12, Wiley, Hoboken, NJ, USA, 2015.
- [2] A. Asle Zaem, et al, Journal of Instrumentation, Volume 14, Issue 07, pp. T07007 (2019).