

M-24

低電圧化可能な P-HCNM を用いたニューラルネットワーク構築の レベルシフト回路に対する一検討

A Study on Level Shifter Circuit for Neural Network Construction Using Low Voltage-Compatible P-HCNM

○大沼亮介¹, 佐々木芳樹²*Ryosuke Ohnuma¹, Yoshiki Sasaki²

Abstract: Autonomous brain-based computers have been studied as an alternative to labor. Earlier we proposed the P-HCNM, a neuron model that can operate at low supply voltage. However, when a neural network is constructed using P-HCNM, circuits that are not low-voltage do not operate properly. In this paper, we report on our study of a configuration that can level-shift the output voltage of a low-voltage neuron model to a level at which conventional circuits in a neural network can operate.

1. まえがき

近年, 超高齢化社会を迎える日本国内において, 労働力の代替として, 自動車の安全運転サポート技術など自律行動可能な機械が研究されている[1]. 一方で, 多大な実装体積と消費電力が必要であるため, 実現は困難である. この課題に対し, 生体の脳が持つ少ない実装体積, 低消費電力性が有効であると考えられており, 生体の脳を工学的に応用した研究が行われている[2]. 先に我々は, 低消費電力動作のために, 低電源電圧で動作可能なカオス発振を有するパルス形ハードウェアニューロンモデルを提案した[3]. しかし, ニューラルネットワーク内において, P-HCNMを除いた他の回路は低電圧化をしていない. そのため, 先に提案したニューロンモデルを用いてネットワークを構築する場合, 低電圧化された P-HCNM の出力電圧では, 接続先である遅延回路を動作可能な電圧レベルに達することができない. そのため, 低電圧化したニューロンの発火電圧レベルで従来の低電圧化していない他モデルを動作させるために, 低電圧化したニューロンモデルの出力電圧を補償する回路を設ける必要がある.

本稿では, 低電圧化可能なニューロンモデルを用いてニューラルネットワークを構築することを目的に, 低電圧化したニューロンモデルと従来電圧で動作を行う遅延回路を接続可能なレベルシフト回路を提案した. また, 提案したレベルシフト回路を用いて遅延回路の動作解析を行い, ニューラルネットワークで使用可能な条件を満たすか検討したので報告する.

2. 本論

図 1 に, 今回提案するレベルシフト回路の構成を示す. 同図は, 従来の低電圧化可能なニューロンモデルに出力部を追加した回路構成である. 同図において,

レベルシフト動作は $V_{L\text{OUT}}$ を M_{BN1} により一度電流に変換し, 電流をカレントミラーで定数倍したものを負荷電流源 M_{BN4} により電圧 V_{OUT} へと再変換することで実現する. そのため, 低電圧化したニューロンが非発火状態である V_{NOUT} が 0V 付近では M_{BN1} の変換後の電流も 0A となるため, V_{OUT} も 0V に近いレベルとなる. また, 発火状態である $V_{\text{NOUT}} \approx V_{\text{LOW}}$ 付近では $V_{\text{OUT}} \approx V_{\text{DD}}$ へと出力レベルをシフトすることが可能である. なお, 今回 V_{LOW} は 0.3 V, V_{DD} は 1.8V とした.

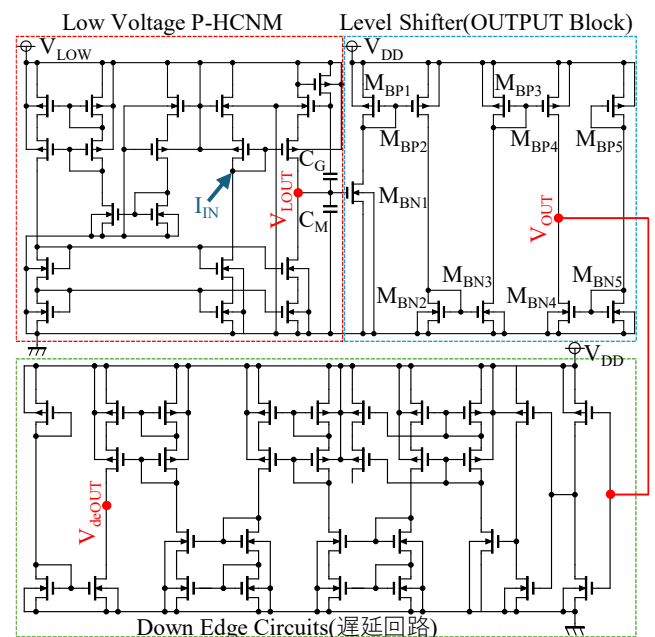


図 1 今回提案する回路構成

図 2 に, 図 1 に示した回路, I_{IN} を入力周波数 20 Hz, 波高値 10 nA の正弦波で入力した際の時系列データを示す. 同図において, 横軸は時間を, 縦軸は図 1 の V_{LOUT} , V_{OUT} を示す. 同図に示すとおり, 低電圧化した P-HCNM の出力電圧 V_{LOUT} は 0.23 V のピーク電圧を持つ. それ

に対し、提案した回路の出力 V_{OUT} は 1.8 V のピーク電圧を持つ。これは、遅延回路側の電源電圧 1.8V の半値である 0.9V を十分に上回ることから、提案モデルを用いることで、ネットワーク内の回路動作が可能であることを示している。

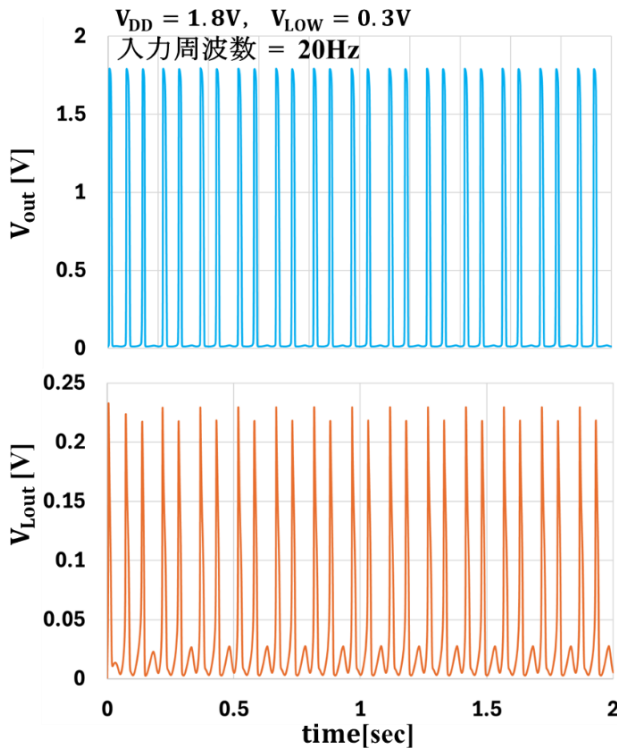


図2 時間解析結果

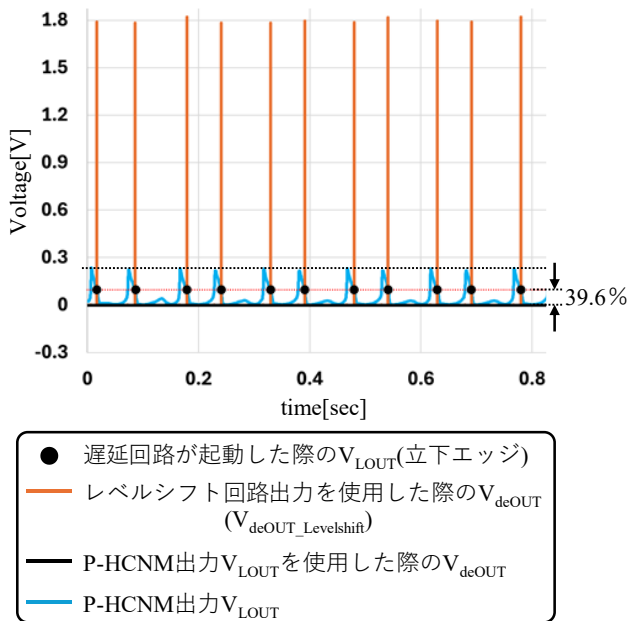


図3 遅延回路の時間解析結果

図3に、遅延回路の動作解析結果を示す。同図において、横軸は時間を、縦軸は電圧を示す。なお、 V_{deOUT}

は図1の V_{LOut} を入力した際の遅延回路の出力であり、また $V_{deOUT_Levelshift}$ は V_{LOut} を入力した際の遅延回路の出力である。同図に示すとおり、 V_{LOut} の立下り時に $V_{deOUT_Levelshift}$ が 1.8V 付近へと変動し、 V_{deOUT} は V_{LOut} に対して反応していない。これは、提案した回路を用いることで、遅延回路が動作することが可能となることを示している。また、同図において、ニューロンモデルの出力である V_{LOut} の立下り時の 39.6%±1.7%程度の電圧値で、遅延回路の出力 $V_{deOUT_Levelshift}$ のパルス波形が生成している。これは、今回提案したレベルシフト回路を用いて遅延回路を動作させた場合においても、シナプスモデルを同タイミングで動作可能であることを示している。

3. まとめ

今回、低電圧化可能なニューロンモデルを用いて、一時的にニューラルネットワークを動作可能にするためのレベルシフト回路について検討を行った。その結果、低電圧化した出力をレベルシフト回路を用いることで、1.8 V まで電圧値を生成可能であることを明らかにした。また、提案した回路を用いて遅延回路の動作が可能であることを明らかにした。さらに、低電圧化したニューロンモデルの出力に対して、同タイミングで遅延回路が動作することを明らかにした。

今後は、今回提案した回路を用いて、低電圧化可能なニューロンモデルを用いたニューラルネットワークの構築し、動作確認を行う予定である。

謝辞

本研究の一部は、東京大学 VDEC 活動を通して、ローム(株)および TOPPAN(株)、日本ケイデンス・デザイン・システムズ社、日本シノプシス合同会社の協力で行われたものである。

4. 参考文献

- [1] 菅沼直樹：金沢大学における自律型運転自動車の開発の実例」, 情報処理学会研究報告, Vol.2014-CVM-192, No.3, pp.1-4(2014)
- [2] 佐々木芳樹, 佐伯勝敏：「自動補正機構を有するパルス形カオスニューロンモデル」, 電子情報通信学会論文誌 C, VolJ104-C, No.8, pp233-239(2021)
- [3] 佐々木芳樹：「低電源電圧で動作可能なパルス形カオスニューロンモデルに対する一検討」, 令和6年電気学会全国大会, 3-015, pp21-22(2024)