

低温酸化処理が SiO₂ 膜の長期信頼性に及ぼす影響The impact of low-temperature oxidation on the long-term reliability of SiO₂ films○塩谷怜生¹, 高橋芳浩²*Reo Shiotani¹, Yoshihiro Takahashi²

Abstract : The impact of low-temperature oxidation on the gate injection TDDB lifetime of MOS structures was investigated. It was confirmed that the time to dielectric breakdown due to electrical stress could be improved by decreasing the process temperature during oxidation.

1. 序論

シリコン酸化膜 (SiO₂ 膜) は, 半導体集積回路の基本構造である MOSFET において不可欠な材料であり, 集積回路の信頼性向上のためには, SiO₂ 膜の電気的ストレス耐性向上が望まれる. SiO₂ 膜に一定の電界を印加, ないしは電流を流し続けるなどの電気的ストレスを与え続けると, 絶縁破壊が生じる. これが経時的絶縁破壊 (Time-Dependent Dielectric Breakdown: TDDB) であり, 絶縁破壊に至る寿命 (TDDB 寿命) がストレス耐性評価において重要な指針となる. また, 絶縁破壊はストレス印加中に SiO₂ 膜中で捕獲された電荷が原因であると説明されている. 一方, SiO₂ 膜中の電荷捕獲は, 宇宙空間での使用などにおける放射線照射によっても引き起こされる. 放射線照射による電離作用により発生した電荷の一部が, 絶縁膜中の電荷トラップに蓄積し, しきい値電圧の変動や相互コンダクタンスの低下を引き起こす (トータルドーズ効果). トータルドーズ耐性向上の手法として酸化膜中への窒素やフッ素の添加 [1, 2], 低温酸化プロセスの適用 [3]などが報告されている. 中でも低温酸化は他のプロセスに比べて単純で大きな耐性向上が可能である.

そこで我々は, トータルドーズ耐性に優れた低温酸化プロセスで成膜した酸化膜は, 電気的ストレス耐性にも優れると考え検証を行った結果, 基板電子注入の条件において, 酸化温度をの低温化が TDDB 寿命の長期化を引き起こすこと, また酸化途中で温度を低温化しても寿命が延びることも確認した. ただし, ストレス条件により寿命が変化することも考えられる. そこで本研究では, ゲート注入の条件下において, 酸化プロセスの低温化が TDDB 寿命に及ぼす影響について検討した.

2. 実験方法

抵抗率 1~10Ωcm, 面方位<100>, 11mm 四方の p 型 Si 基板を RCA 洗浄後, Table 1 に示す各条件にて Dry 酸化を行い SiO₂ 膜を成膜した. 1000°C, 30min で酸化した試料に対し, 1000°C, 25min 酸化後に, 酸化温度を低温化した試料と比較した. なお温度低下後の酸化時間は, すべての酸化膜厚が同一になるよう決定した. また酸化後, 最終酸化温度において窒素雰囲気下で 30min のアニール処理を行った. エリプソメータで酸化膜厚を測定後, 真空蒸着法により直径 300μm の Al ゲート電極を酸化膜上に形成することにより MOS 構造を作製し, リーク電流特性測定, ゲート注入定電流 TDDB 試験を行った. ストレス電流は, 負のゲート電圧を印加し, ゲート電極から酸化膜に電子を注入する方向に流した. また電流値は, 酸化膜電界約 8MV/cm に対応する値と設定した. 電流ストレスによるゲート電圧 V_g の変化を測定し, TDDB 寿命 (絶縁破壊により V_g が急激に低下するまでの時間) を評価した.

Table 1. Oxidation and annealing conditions

Condition No	Oxidation conditions	Anneal conditions
#1	1000°C/30min	1000°C/30min
#2	1000°C/25min, 800°C/2h	800°C/30min
#3	1000°C/25min, 700°C/6h	700°C/30min
#4	1000°C/25min, 700°C/8h	700°C/30min

1: 日大理工・院 (前)・電子 2: 日大理工・教員・電子

3. 結果・考察

膜厚を測定した結果、すべての条件にて 38～41nm とほぼ同等であることを確認した。

Fig. 1 に、半導体表面が蓄積状態となるよう、ゲート電圧を負方向に挿引したときのリーク電流特性を示す。低電界領域における電流は、酸化条件により変化が見られたが、約 6MV/cm 以上の FN トンネル電流が支配的となる領域では大きな変化は確認されなかった。結果より定電流 TDDB 試験におけるストレス電流は、約 8.5MV/cm の電界に相当する 600nA ($8.4 \times 10^{-4} \text{A/cm}^2$) と決定した。

Fig. 2 に、ストレス電流印加時のゲート電圧の変化（一例）を示す。すべての条件においてゲート電圧は、ストレス時間の増大と共に大きくなっていることが分かる。これは、ゲートから注入された電子の一部が酸化膜中に蓄積されたことにより、ゲート近傍の電界が低下し、同じ電流を流すためにより大きな電圧が必要になったためと考えられる。

Fig. 3 に、各条件で成膜した試料の TDDB 測定結果を示す。なお、横軸は破壊までに通過した総電荷量（ストレス電流密度×破壊時間： Q_{BD} ）を、縦軸はその電荷量以内に破壊に至った試料の割合（累積故障率）をワイブルプロットした。結果より、1000°Cの高温酸化に比べ、酸化中に温度を700°Cに変化させ 8h の低温処理を行うことにより、TDDB 寿命は2倍程度改善可能であることがわかった。なおこの結果は、基板注入 TDDB 試験結果と同じ傾向である。

4. まとめ

低温酸化処理が、シリコン酸化膜の長期信頼性に及ぼす効果について評価した。その結果、酸化中の酸化温度低下により、ゲート注入定電流 TDDB 寿命が改善可能であること、また低温処理時間とともに、長寿命化することを確認した。

5. 参考文献

[1] F.L. Terry, Jr. et. al. IEEE EDL-4, No.6, p.191, 1983.
 [2] J.R. Cricchi et. al. Appl. Phys. Lett., Vol.19, No.3, p.49,1971.
 [3] 井上正範 他, 応用物理学会シリコンテクノロジー, No.170, p.20, 2014.3.

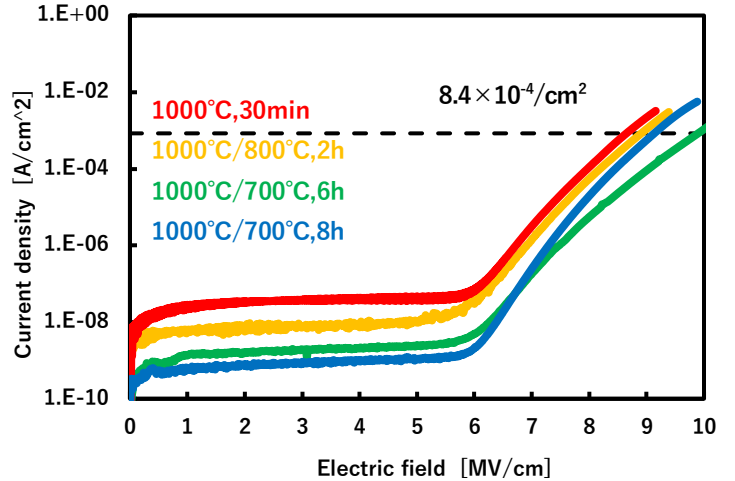


Figure 1. Leakage current of MOS structures.

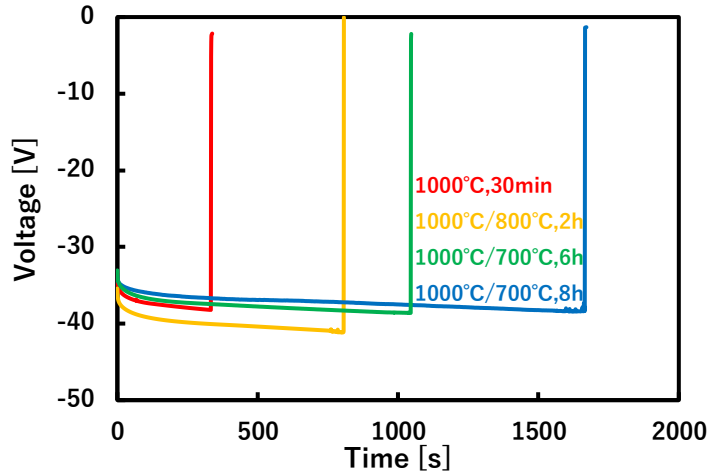


Figure 2. Change of gate voltage by current stress.

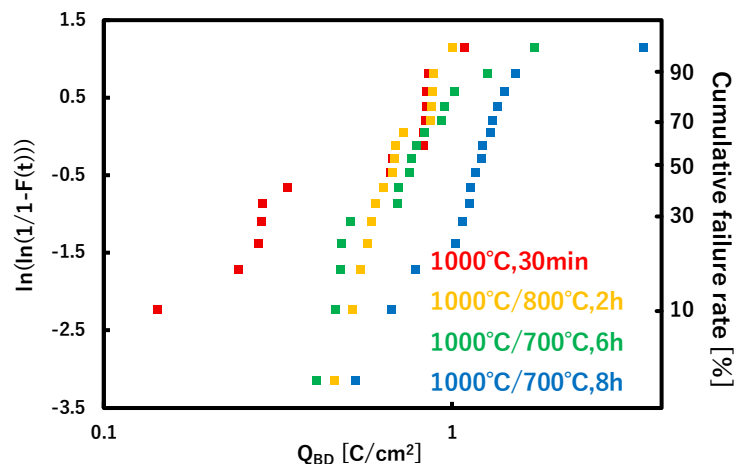


Figure 3. Results of gate injection constant current TDDB measurement.